

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004 年 6 月 24 日 (24.06.2004)

PCT

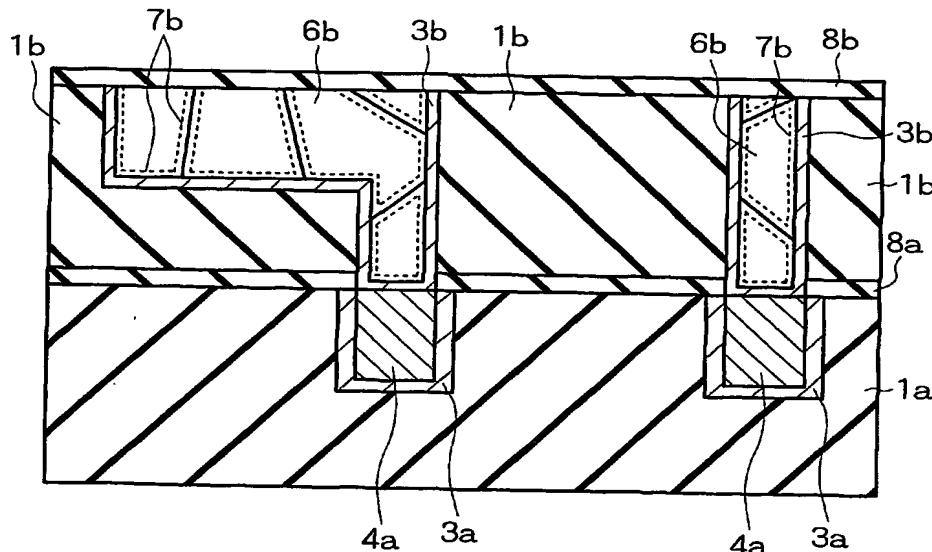
(10) 国際公開番号
WO 2004/053971 A1

- (51) 国際特許分類: H01L 21/3205, 21/28 (71) 出願人 および
(72) 発明者: 植木 誠 (UEKI, Makoto) [JP/JP]; 〒108-8001 東京都 港区 芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 廣井 政幸 (HIROI, Masayuki) [JP/JP]; 〒108-8001 東京都 港区 芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 五十嵐 信行 (IKARASHI, Nobuyuki) [JP/JP]; 〒108-8001 東京都 港区 芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP). 林 喜宏 (HAYASHI, Yoshihiro) [JP/JP]; 〒108-8001 東京都 港区 芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2003/012080
- (22) 国際出願日: 2003 年 9 月 22 日 (22.09.2003)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ: 特願2002-356291 2002 年 12 月 9 日 (09.12.2002) JP (74) 代理人: 藤巻 正憲 (FUJIMAKI, Masanori); 〒100-0011 東京都 千代田区 内幸町二丁目 2 番 2 号 富国生命ビル 5 階 Tokyo (JP).
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒108-8001 東京都 港区 芝五丁目 7 番 1 号 Tokyo (JP). (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR,

[続葉有]

(54) Title: COPPER ALLOY FOR WIRING, SEMICONDUCTOR DEVICE, METHOD FOR FORMING WIRING AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE

(54) 発明の名称: 配線用銅合金、半導体装置、配線の形成方法及び半導体装置の製造方法



(57) Abstract: A copper alloy for wiring comprising a polycrystalline copper alloy containing copper (Cu) as a primary component and an additive metal, wherein the concentration of the additive metal present in a grain boundary of grains constituting the polycrystalline copper alloy and in the vicinity of the grain boundary is higher than that in the inner portion of the grains, and wherein the additive metal is preferably at least one selected from the group consisting of Ti, Zr, Hf, Cr, Co, Al, Sn, Ni, Mg and Ag; and a method for forming the above Cu wiring which comprises forming a Cu polycrystalline film, forming a layer of an additive metal on the Cu film, and diffusing the additive metal from the layer of an additive metal into the Cu film. The copper alloy is suitable for a metal wiring formed in a semiconductor device.

[続葉有]



HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR),
OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW,
ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB,

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(57) 要約: 配線金属は、銅 (Cu) を主成分とする多結晶と Cu 以外の添加元素とを含有し、添加元素の濃度が、Cu 多結晶を構成する結晶粒の結晶粒界及び結晶粒界近傍において、その結晶粒内部よりも高い。添加元素は、Ti、Zr、Hf、Cr、Co、Al、Sn、Ni、Mg 及び Ag からなる群から選択された少なくとも 1 種の元素であることが好ましい。この Cu 配線は、Cu 多結晶膜を形成し、その Cu 膜の上に添加元素の層を形成し、この添加元素を前記添加元素の層から Cu 膜中に拡散させることにより形成される。この配線用銅合金は、半導体装置に形成される金属配線として好適である。

明 細 書

配線用銅合金、半導体装置、配線の形成方法及び半導体装置の製造方法

5 技術分野

本発明は、配線用銅合金、この配線を使用した半導体装置、前記配線の形成方法及び前記半導体装置の製造方法に関し、特に、配線の信頼性を高めた配線用銅合金、この銅合金製の配線を用いた半導体装置、前記配線の形成方法及び前記半導体装置の製造方法に関する。

10 背景技術

従来、半導体装置の配線材料には、アルミニウム（A l）又はA l合金が広く用いられてきた。しかし、半導体装置の微細化及び高速化の進行に伴い、配線における伝送遅延を改善するうえで、配線材料としてより抵抗率が低い銅（C u）が用いられるようになってきた。また、C uの融点は1 0 8 3℃であり、A lの融点6 6 0℃に対して高く、一般にエレクトロマイグレーション（E l e c t r o m i g r a t i o n : E M）耐性が高く、信頼性の面でも優れているといわれている。

C u配線を形成する場合には、ドライエッチングによる加工が困難であるため、一般にダマシン法が用いられている。ダマシン法は、半導体基板上に形成された絶縁膜に配線用の溝を形成し、その溝を埋めるようにしてC u膜を形成し、絶縁膜が露出するまで研磨することにより、配線溝内にC u配線を埋設すると共に、配線溝以外の絶縁膜上の余剰なC u膜を除去することで、C u配線を形成する方法である。

また、C uを配線材料として用いるためには、C uの絶縁膜中への拡散及びC uの腐食を防止するために、C uの周囲にバリアメタル膜を設ける必要がある。以下に、現在一般に用いられているC u配線を有する半導体装置の製造方法を、

図面を参照して説明する。

第9図(a)乃至(g)は従来の半導体装置の製造方法を工程順に示す断面図である。第9図(a)はこの上に上層配線が形成される下層配線を示している。この下層配線は、絶縁膜1a、バリアメタル膜3a、Cu4a及びバリア絶縁膜8aからなる。この下層配線部分も下記に示される上層配線と同様のプロセスを用いて形成できる。

第9図(b)に示すように、この下層配線上に絶縁膜1bを成膜し、その後、第9図(c)に示すように、リソグラフィと異方性エッチングによって、絶縁膜中に配線溝及び配線孔を形成する。その後、第9図(d)に示すように、導体膜であるバリアメタル膜3bを前記配線溝及び配線孔の内面に形成し、第9図(e)に示すように、前記配線溝及び配線孔を埋め込むようにして、Cu膜4bを絶縁膜1b状に形成する。

次に、第9図(f)に示すように、CMP (Chemical Mechanical Polishing)によって、配線溝及び配線孔内に埋め込まれた部分以外の余剰のCu膜4b及びバリアメタル膜3bを除去する。その後、第9図(g)に示すように、絶縁体であるバリア絶縁膜8bを全面に成膜する。このようにして、下面及び側面を導体であるバリアメタル膜3bで覆われ、上面を絶縁体であるバリア絶縁膜8bで覆われたCu配線構造が形成される。

ところで、特開2001-298084には、あるビア（配線孔、接続孔ともいう。）径に対して、配線（配線溝）幅が7倍以上のときに、ビア下及びビア内でのボイド（空洞）生成による断線不良が生じ、150℃付近で断線不良が最も加速的に発生すると記載されている。

同様に、下記刊行物には、ビアが接続する下層配線が太幅のとき、接続部となる下層配線表面でボイドが生じており、190℃の恒温保管で断線不良が発生しやすくなると記載されている。

「Stress-Induced Voiding Under Vias Connected To Wide Cu

Metal Leads] (Proceeding of IEEE International Reliability Physics Symposium 2002, USA, The Electron Device Society and The Reliability Society of the Institute of Electrical and Electronics Engineers, Inc, published on April 7, 2002, p312-321)

次に、第10図(a)乃至(h)に示される従来の半導体装置の製造方法について説明する。この方法は、特開2000-150522等で示されている合金スパッタターゲットを使用した場合の銅合金配線の形成方法である。第10図(a)はその上に上層配線が形成される下層配線を示している。この下層配線部分も下記に示される上層と同様のプロセスにより形成できる。

まず、第10図(b)に示すように、この下層配線上に絶縁膜1bを成膜する。その後、第10図(c)に示すように、リソグラフィーと異方性エッチングによって、絶縁膜1b内に配線溝及び配線孔を形成する。その後、第10図(d)に示すように、導体膜であるバリアメタル膜3bを前記配線溝及び配線孔の内面を含めて全面に形成する。更に、配線溝及び配線孔を埋め込む際の電極となる合金シード層10bを、Cu合金ターゲットを使用するスパッタ法により、バリアメタル膜3b上に形成する。その後、第10図(e)に示すように、めっき法又はCVD法(Chemical Vapor Deposition法)により、Cu膜4bを前記配線溝及び配線孔を埋めるようにして全面に形成する。

次に、第10図(f)に示すように、熱処理により合金シード層10b中の添加元素をCu膜4b中に拡散させ、Cu膜4bを合金化させてCu合金膜6cを形成する。

次に、第10図(g)に示すように、CMPによって配線溝及び配線孔内に埋め込まれた部分以外の絶縁膜1b表面上の余剰なCu合金膜6c及びバリアメタル膜3bを除去し、第10図(h)に示すように、絶縁体であるバリア絶縁膜8bを全面に成膜する。このようにして、下面及び側面を導体であるバリアメタル

膜 3 b で覆われ、上面を絶縁体であるバリア絶縁膜 8 b で覆われた C u 配線構造が形成される。

また、特開 2 0 0 0 - 2 0 8 5 1 7 には、半導体装置の金属配線を形成する際に、C u S n 合金シード層を使用した技術が開示されている。

- 5 第 9 図 (a) 乃至 (g) に示すように形成される C u 配線の信頼性に関して、EM 耐性ととともに、Stress induced migration (S M) によるボイド形成が重要な問題となってきた。C u と絶縁膜の熱膨張係数の違いから生じる C u 配線部に印加される引張応力がボイド形成の原動力となっている。

- 10 これに対し、上記特開 2 0 0 1 - 2 9 8 0 8 4 及び上記刊行物に記載のように、ボイド形成による断線不良が生じる。このようなストレスに起因する不良は、素子微細化によりビア径がさらに縮小されたときに、ますます顕著になることが予想される。

- 15 また、EM 及び S M の対策として、これまで、C u 配線の合金化が多数検討されている。合金化では、C u の金属組成を変えることで、C u のマイグレーション耐性を高めることができる。

- 20 しかしながら、上記特開 2 0 0 0 - 2 0 8 5 1 7 のように、第 1 0 図 (a) 乃至 (h) に示した方法で形成した C u 合金配線では、以下のような課題を有している。即ち、合金シード層 1 0 b を形成した場合には、合金シード層 1 0 b 中の添加元素を、熱処理により C u 膜 4 b 中に拡散させることで、C u 合金が形成される。一方、合金シード層 1 0 b 中の添加元素は、熱処理により C u 膜 4 b 中に拡散し、一部は C u 合金膜 6 c の結晶粒界 7 b に析出するが、多くは C u 合金膜 6 c の結晶粒内に残存する。この C u 合金膜 6 c の結晶粒内に残存する添加元素の影響で電子散乱が起きる。

- 25 また、熱処理により C u 結晶粒が小さくなったことによる電子の粒界散乱の影響で、形成した C u 合金配線の抵抗率が上昇してしまう。

更に、熱処理により合金シード層 1 0 b 中の添加元素が C u 膜 4 b 内に一様に

拡散すればよいが、Cu膜4b内への添加元素の拡散速度が遅い場合には、熱処理を施した後も合金シード層10b内に添加元素が多く残存することになる。この場合、合金シード層10b内に多く残存する添加元素の影響で、Cu配線の抵抗率が上昇すると共に、更に上層の配線を形成するための熱処理によりバルクCu膜6c内の添加元素の濃度プロファイルが変化し得るため、多層配線形成時の熱サイクルに対して不安定になる。

更に、合金シード層10b中の添加元素の影響によって、Cu膜6cの結晶粒の成長が抑制される。特に、添加元素がCu結晶粒界に析出するような場合には、析出した添加元素の影響による粒界のピンニングが起こり、熱処理におけるCu結晶粒成長が抑制される。その結果、Cu結晶粒径が小さくなるため、Cu配線の抵抗率を上昇させると共に、EM及びSM等に起因する配線信頼性の低下にも影響を与える。

また、Cu合金シード層10bをスパッタ法により形成した場合には、スパッタによるCuの埋め込み性が配線溝及び配線孔の幅により異なるため、不具合が生じる。即ち、細幅配線においては、スパッタの埋め込み性が悪化するため、配線溝の底に堆積する合金シード層10bの膜厚が薄くなる。そのため、細幅の配線溝では、配線溝中の添加元素の濃度が太幅の配線溝に比べて相対的に小さくなる。その結果、細幅の配線溝は太幅の配線溝に比べてCu配線の抵抗率が低くなる。このように、合金シード層10bをスパッタ法により形成した場合には、添加元素の濃度が配線溝の幅によって異なるため、Cu配線の抵抗率が配線溝の幅によってばらつくことになる。

更に、上記特開2000-208517には、CuSn合金シード層を用いた場合に、バリアメタル膜と合金シード層との密着性が悪化することが報告されている。このように、バリアメタル膜3bと合金シード層10との密着性の確保も重要な課題となっている。

本発明の目的は、配線遅延が改善され、高性能で、かつSM耐性及びEM耐性

が優れた信頼性の高い配線用銅合金と、この配線を使用した半導体装置と、前記配線の形成方法と、前記半導体装置の製造方法とを提供することを目的とする。

発明の開示

- 5 本発明に係る配線用銅合金は、Cu（銅）を主成分とし、添加元素を含有する多結晶銅合金からなり、前記添加元素の濃度が、前記多結晶銅合金を構成する結晶粒の結晶粒界及び結晶粒界近傍において、前記結晶粒の内部よりも高いことを特徴とする。

- 10 この発明によれば、配線のSM、EMの拡散経路となっているCu結晶粒界及び結晶粒界近傍に高濃度に添加元素を導入することにより、Cu結晶粒界に沿ったCuのマイグレーションを抑制でき、配線用金属の信頼性を向上できる。更に、この発明により、配線遅延が改善され、高性能である配線用金属を提供することができる。

- 15 この配線用銅合金において、前記添加元素は、Ti（チタン）、Zr（ジルコニウム）、Hf（ハフニウム）、Cr（クロム）、Co（コバルト）、Al（アルミニウム）、Sn（錫）、Ni（ニッケル）、Mg（マグネシウム）及びAg（銀）からなる群から選択された少なくとも1種であることが好ましい。

- 20 上記添加元素は、Cu膜中の固溶限が1原子%以下で、Cu結晶粒界での拡散係数が大きい元素であり、この添加元素をCu膜中に添加することにより、Cu膜の結晶粒界及び結晶粒界近傍に、高濃度に添加元素を導入することができる。そのため、Cu結晶粒界に沿ったCuのマイグレーションを抑制でき、配線の信頼性を向上できる。

- 25 本発明の配線用銅合金は、例えば、前記結晶粒界及び／又は前記結晶粒界近傍に、Ti、Zr、Hf、Cr、Co、Al、Sn、Ni、Mg及びAgからなる群から選択された少なくとも1種の元素とCuとの金属間化合物が形成されている。

この発明によれば、SM又はEMの拡散経路となっているCu結晶粒界及び結晶粒界近傍（Cu結晶粒の最表面）に、安定な金属間化合物を形成することにより、Cu結晶粒界に沿ったCuのマイグレーションを抑制でき、配線の信頼性を向上できる。

- 5 また、本発明の配線用銅合金は、例えば、前記結晶粒界及び／又は前記結晶粒界近傍に、Ti、Zr、Hf、Cr、Co、Al、Sn、Ni、Mg及びAgからなる群から選択された少なくとも1種の元素の酸化物が形成されている。

この発明によれば、SM、EMの拡散経路となっているCu結晶粒界及び結晶粒界近傍（Cu結晶粒の最表面）に、安定な金属酸化物を形成することにより、

- 10 Cu結晶粒界に沿ったCuのマイグレーションを抑制でき、配線の信頼性を向上できる。

本発明の配線用銅合金においては、前記結晶粒内部の前記添加元素の濃度が0.1原子%以下であることが好ましい。

- 15 この発明によれば、SM、EMの拡散経路となっているCu結晶粒界及び結晶粒界近傍に高濃度に添加元素を導入し、一方、結晶粒内部には0.1原子%以下の極微量の添加元素を含有している構成とすることにより、Cu結晶粒界に沿ったCuのマイグレーションを抑制でき、配線の信頼性を向上できる。

本発明に係る半導体装置は、半導体素子が形成された基板上に、本願請求項1乃至5のいずれか1項に記載の配線用銅合金からなる金属配線が形成されている

- 20 ことを特徴とする。

この発明によれば、半導体装置の金属配線のSM、EMの拡散経路となっているCu結晶粒界及び結晶粒界近傍に、高濃度に添加元素を導入することにより、Cu結晶粒界に沿ったCuのマイグレーションを抑制でき、金属配線の信頼性を向上できる。さらに、この発明により、配線遅延が改善され、高性能である金属

- 25 配線を有する半導体装置を得ることができる。

本発明に係る配線の形成方法は、多結晶Cu膜を形成する工程と、前記多結晶

Cu膜上に、前記Cu膜中への添加元素からなる層を形成する工程と、前記添加元素を前記添加元素の層から前記多結晶Cu膜中に拡散させる工程と、を有することを特徴とする。

この発明によれば、多結晶Cu膜の形成工程でCu膜の結晶粒を成長させ、その多結晶Cu膜に添加元素を導入するため、添加元素を数%混入したスパッタターゲットを用いてCu合金シード層を成膜した場合にみられるような熱処理での添加元素の影響によるCu結晶粒成長の抑制が起こらない。また、バルクの結晶粒内には添加元素がほとんど存在しないため、添加元素によるバルク結晶粒内の電子散乱が抑制され、配線用銅合金の抵抗を低減できる。この結果、配線遅延が改善され、高性能で、かつSM耐性及びEM耐性に優れた、信頼性が高い配線を得ることができる。

本発明に係る配線の形成方法においては、前記多結晶Cu膜が形成された基板を加熱する加熱工程と、前記添加元素層を形成する工程と、前記添加元素を拡散する工程と、を同時に行うことができる。

この発明によれば、上述した作用に加えて、これらの各工程を同時に行うことにより、工程を省略して、配線の形成工程を簡略化することができる。

前記添加元素は、例えば、Ti、Zr、Hf、Cr、Co、Al、Sn、Ni、Mg及びAgからなる群から選択された少なくとも1種の元素である。

これらの添加元素は、Cu膜中の固溶限が1原子%以下で、Cu結晶粒界での拡散係数が大きい元素であるので、Cu結晶粒界及び結晶粒界近傍に、高濃度に添加元素を導入することができる。そのため、Cu結晶粒界に沿ったCuのマイグレーションを抑制でき、配線の信頼性を向上できる。

本発明に係る半導体装置の製造方法は、半導体素子が形成された基板上に多結晶Cu膜を形成する工程と、前記多結晶Cu膜上に添加元素からなる層を形成する工程と、前記添加元素を前記添加元素の層から前記多結晶Cu膜中に拡散させる工程と、を有することを特徴とする。

この発明によれば、多結晶Cu膜の形成工程でCu結晶粒を成長させ、その多結晶Cu膜に添加元素を導入するため、添加元素を数%混入したスパッタターゲットを用いてCu合金シード層を成膜した場合にみられるような熱処理での添加元素の影響によるCu結晶粒成長の抑制が起こらない。また、バルクのCu結晶粒内には添加元素がほとんど存在しないため、添加元素によるバルク結晶粒内の電子散乱が抑制され、半導体装置におけるCu配線の抵抗を低減できる。この結果、配線遅延が改善され、高性能で、かつSM耐性及びEM耐性に優れた信頼性が高い金属配線を有する半導体装置を得ることができる。

本発明に係る他の半導体装置の製造方法は、半導体素子が形成された基板上に、絶縁膜を形成する工程と、前記絶縁膜に、溝及び孔の少なくとも一方からなる配線用の凹部を形成する工程と、前記配線用凹部を埋め込むようにして、Cu膜を前記絶縁膜上に成膜する工程と、前記配線用凹部に埋め込まれた部分以外の前記絶縁膜上の余剰なCu膜を化学機械研磨によって除去する工程と、前記Cu膜上に添加元素からなる層を形成する工程と、前記添加元素を前記添加元素の層からCu膜中に拡散させる工程と、余剰な添加元素の層を除去する工程と、を有することを特徴とする。

この発明によれば、多結晶Cu膜を形成する工程でCu結晶粒を成長させ、その多結晶Cu膜に添加元素を導入する。このため、添加元素を数%混入したスパッタターゲットを用いてCu合金シード層を成膜した場合にみられるような熱処理による添加元素の影響によるCu結晶粒成長の抑制が起こらない。また、バルクのCu結晶粒内には添加元素がほとんど存在しないため、添加元素によるバルクのCu結晶粒内の電子散乱が抑制され、半導体装置のCu配線の抵抗を低減できる。更に、本発明によれば、Cu膜を配線用凹部内に埋め込んだ後に、上層の添加元素の層から添加元素をCu膜に導入する（Cu中に拡散させる）ため、スパッタターゲットを用いてCu合金シード層を成膜し、配線溝及び配線孔をCuで埋め込む場合にみられるような各溝及び各孔でのCuの埋め込み性が異なるこ

とよる添加元素の濃度の差が生じ難くなる。その結果、Cu配線の抵抗率が配線溝の幅によってばらつくことがなくなる。

本発明に係る更に他の半導体装置の製造方法は、半導体素子が形成された基板上に、絶縁膜を形成する工程と、前記絶縁膜に、溝及び孔の少なくとも一方からなる配線用の凹部を形成する工程と、前記配線用凹部の内面を含む前記絶縁膜上に、Cuの拡散を防止するバリアメタル膜を成膜する工程と、前記配線用凹部内に埋め込むようにして前記絶縁膜上にCu膜を成膜する工程と、前記配線用凹部に埋め込まれた部分以外の前記絶縁膜上のCu膜及びバリアメタル膜を化学機械研磨によって除去する工程と、前記配線用凹部内のCu膜上に添加元素からなる層を形成する工程と、前記添加元素を前記添加元素の層から前記Cu膜中に拡散させる工程と、余剰な添加元素の層を除去する工程と、を有することを特徴とする。

この発明によれば、多結晶Cu膜の形成工程でCu結晶粒を成長させ、その多結晶Cu膜に添加元素を導入するため、熱処理での添加元素の影響によるCu結晶粒成長の抑制が起こらない。また、バルクのCu結晶粒内には添加元素がほとんど存在しないため、添加元素によるバルクCu結晶粒内の電子散乱が抑制され、半導体装置のCu配線の抵抗を低減できる。また、Cu膜を埋め込んだ後に上層の添加元素の層から添加元素をCu膜に導入するため、Cu配線における添加元素の濃度の差が生じ難くなり、Cu配線の抵抗率が配線溝の幅によってばらつくことがなくなる。更に、Cuと絶縁膜との間にバリアメタル膜を設けるため、Cuが絶縁膜中に拡散すること、及びCuの腐食を防止することができる。

本発明においては、前記余剰のCu膜を除去する工程の前に、添加元素の層を形成する工程、前記添加元素を拡散させる工程、及び、前記余剰の添加元素層を除去する工程を行うことができる。

この発明によれば、Cu結晶粒界及び結晶粒界近傍に、Cuと添加元素との安定な金属間化合物が形成されることにより、EM耐性、SM耐性が向上し、半導

体装置の配線の信頼性が高まる。

また、本発明においては、前記余剰のCu膜を除去する工程の後に、前記添加元素の層を形成する工程、前記添加元素を拡散させる工程、及び、前記余剰の添加元素層を除去する工程を行うことができる。

- 5 この発明によれば、余剰なCu膜を除去する工程の後に、添加元素の層を形成する工程、添加元素を拡散させる工程、及び、余剰の添加元素の層を除去する工程を行うことにより、配線用金属であるCu膜の上に形成される層と接するCu結晶粒表面に、Cuと添加元素との安定な金属間化合物が形成される。この結果、配線用金属であるCuと上層との密着性が向上し、半導体装置の配線の信頼性
10 が高まる。

本発明の半導体装置の製造方法においては、前記基板を加熱する工程と、前記添加元素の層を形成する工程と、前記添加元素を拡散させる工程と、を同時に行うことができる。

- この発明によれば、上述した作用に加えて、これらの各工程を同時に行うこと
15 により、工程を省略して、半導体装置の製造を簡略化することができる。

前記添加元素は、例えば、Ti、Zr、Hf、Cr、Co、Al、Sn、Ni、Mg及びAgからなる群から選択された少なくとも1種の元素である。

- この発明によれば、前記添加元素は、Cu中の固溶限が1原子%以下で、Cu結晶粒界における拡散係数が大きい元素であるので、この添加元素をCu膜に添
20 加することにより、Cu結晶粒界及び結晶粒界近傍に、高濃度に添加元素を導入することができる。そのため、Cu結晶粒界に沿ったCuのマイグレーションを抑制でき、半導体装置の金属配線の信頼性を向上できる。

図面の簡単な説明

- 25 第1図は本発明の第1実施形態に係る半導体装置を示す断面図である。

第2図(a)乃至(j)は本発明の第1実施形態に係る半導体装置の製造方法

を工程順に示す断面図である。

第 3 図は本発明の第 2 実施形態に係る半導体装置を示す断面図である。

第 4 図 (a) 乃至 (j) は本発明の第 2 実施形態に係る半導体装置の製造方法を工程順に示す断面図である。

5 第 5 図は本発明の第 3 実施形態に係る半導体装置の断面図である。

第 6 図 (a) 乃至 (i) は本発明の第 3 実施形態に係る半導体装置の製造方法を工程順に示す断面図である。

第 7 図 (a) 乃至 (k) は本発明の実施例における前段工程を示す断面図である。

10 第 8 図 (l) 乃至 (s) は同じく本発明の実施例における後段工程を示す断面図である。

第 9 図 (a) 乃至 (g) は従来技術における半導体装置の製造方法を説明する断面図である。

15 第 10 図 (a) 乃至 (h) は従来技術における半導体装置の製造方法の他の例を説明する断面図である。

第 11 図は実施例及び比較例により作製されたビアチェーンの保管時間と相対不良率の関係を説明するグラフである。

20 第 12 図は実施例及び比較例により作製されたビアチェーンの接続孔のエレクトロマイグレーション耐性を累積時間と累積故障確率の関係により示すグラフである。

第 13 図は実施例のベタ膜試料における Cu 層成膜後の熱処理の違いによる Cu 配線の抵抗率の変化を示すグラフである。

第 14 図は実施例のベタ膜試料におけるバリアメタル膜、Cu 層、添加元素層の Ti、Cu、N の分布を示すグラフである。

25 第 15 図は実施例のベタ膜試料における添加元素の違い、添加元素層成膜後の熱処理の違いによる Cu 配線の抵抗率の変化を示すグラフである。

第 1 6 図は C u 中の酸素 (O) の分布を測定した結果を示すグラフ図である。

第 1 7 図 (a)、(b) は第 1 6 図に示した試料における走査型電子顕微鏡写真を示す。

5 発明を実施するための最良の形態

次に、本発明の実施の形態について図面を参照して詳細に説明する。

(第 1 実施形態)

本発明の第 1 実施形態にかかる半導体装置の C u 配線構造について、第 1 図を参照して説明する。

- 10 第 1 図に示す半導体装置の C u 配線構造は、絶縁膜 1 a、バリアメタル膜 3 a、C u 4 a 及びバリア絶縁膜 8 a からなる下層の配線と、絶縁膜 1 b、バリアメタル膜 3 b、C u 結晶粒 6 b、C u 結晶粒界及びその近傍 7 b、及びバリア絶縁膜 8 b からなる上層の配線とから構成される。なお、下層の配線の C u 4 a は、上層の配線の C u 結晶粒 6 b と C u 結晶粒界及びその近傍 7 b と同様に構成され
- 15 る。

そして、第 1 実施形態の特徴は、C u 結晶粒 6 b の粒界及びその近傍、C u 結晶粒 6 b とバリアメタル膜 3 b との界面及びその近傍 (7 b として示す) に、多くの添加元素、C u と添加元素とからなる金属間化合物、添加元素の酸化物の少なくともいずれかが析出している構造にある。

- 20 C u 金属配線は、C u 以外の金属元素が添加された C u の多結晶からなる。多結晶を構成する C u 結晶粒 6 b は、結晶粒成長が抑制されず、1 μ m から 1 0 μ m 程度で平均的かつ適度な大きさの C u 結晶粒からなる。

- そして、C u 結晶粒界 7 b、C u 結晶粒 6 b とバリアメタル膜 3 b との界面 7 b が、添加元素又は添加元素を含む化合物 (C u との金属間化合物、酸化物等)
- 25 が析出した構造となっている。また、C u 結晶粒界等に加えて、C u 結晶粒界近傍 7 b に添加元素と C u との金属間化合物等が形成された構造となっている。な

お、ここでいうCu結晶粒界近傍とは、Cu結晶粒6bの結晶粒表面から内部に10nm程度の位置を示す。

Cu結晶粒6bの粒界及び粒界近傍7bにおける添加元素の濃度は、特に限定されないが、Cu結晶粒6bの粒界及び粒界近傍7bには、少なくともCu結晶粒6b内部よりも多くの添加元素が存在している。具体的には、Cu結晶粒6bの粒界及び粒界近傍7bにおける添加元素の濃度は、Cu結晶粒6b内部における添加元素の濃度の2～1000倍程度、好ましくは10～100倍程度である。

Cu結晶粒界及びその近傍7bにおける添加元素濃度は、例えば、X線分光により測定することが可能である。この測定方法は、Cu結晶粒界及びその近傍7bの添加元素濃度が0.1原子%（以下、原子%を原子%とする。）以上であれば検出できる。

一方、Cu結晶粒内部6b、言い換えるとバルクCu6bは、0.1原子%以下の添加元素が存在するのみで、純Cuに近い状態である。なお、ここでいうCu結晶粒内部とは、Cu結晶粒から上述のCu結晶粒界近傍を除いた部分をいう。

Cu結晶粒内部6bにおける添加元素濃度は、例えば、SIMS（Secondary Ion Mass Spectroscopy）、X線分光等により測定することが可能である。SIMSは、SIMSで用いるビーム径（通常数十 μm ）に比べて、測定するCu結晶粒径が大きい場合に用いることができる。Cu結晶粒径がこれよりも小さい場合には、SIMSにより結晶粒界及びCu結晶粒内部での平均的な濃度を求め、上述のCu結晶粒界及び粒界近傍7bにおける添加元素濃度を求めることにより、Cu結晶粒内部の添加元素濃度を推定することができる。また、Cu結晶表面からのX線分光により、1原子%以上であれば添加元素濃度を測定することができる。なお、X線分光による検出感度は、0.1原子%程度である。

このように、Cu結晶粒の粒界及び粒界近傍7bの位置においては、Cu結晶粒内部6bよりも添加元素の濃度（含有量）が高く構成されている。

また、添加元素は、Cu中の固溶限が1原子%以下で、Cu結晶粒界での拡散係数が大きいものが用いられる。添加元素のCuバルク（Cu結晶粒内部）における拡散係数は大きくなくてもよい。添加元素としては、特にチタン（Ti）、ジルコニウム（Zr）、ハフニウム（Hf）、クロム（Cr）、コバルト（Co）を用いることが好ましい。添加元素としては、その他に、アルミニウム（Al）、錫（Sn）、ニッケル（Ni）、マグネシウム（Mg）及び銀（Ag）を用いることができる。

こうしたCu配線構造においては、従来技術におけるバルクCu6c中に残存する添加元素による電子散乱の影響と、結晶粒が小さくなったことによる電子の粒界散乱の影響でCu配線の抵抗率が増大するという問題が生じない。また、こうしたCu金属配線の構造により、バルクCu6b中の添加元素による電子散乱が抑制でき、配線の伝送遅延を改善できる。また、ボイド形成のCuの拡散経路となっているCu結晶粒界及びその結晶粒界面近傍7bには、添加元素又は添加元素を含む化合物が析出することにより、Cuの拡散が抑制される。

更に、添加元素としてCuよりも還元性が高く、酸化されやすい元素を用いた場合には、仮にCu金属配線が酸素や水蒸気に曝されたとしても、粒界に存在する添加元素がまず酸化され、この酸化された添加元素がCuの酸化を防止するバリアとして働くため、Cuの酸化防止及び腐食防止の作用がある。また、Cu表面にCuよりも還元性が高く、酸化されやすい元素の層を形成することにより、熱処理におけるCuの酸化を抑制する作用と、Cu表面及びCu内部に存在する酸素及び不純物のゲッタリング作用がある。Cu表面及びCu中に存在する酸素は熱処理中に拡散し、下層のバリアメタルを酸化することがあるが、その場合、Cuとバリアメタルの密着性が悪化し、配線の信頼性に悪影響を及ぼす。Cu表面及びCu中に存在する酸素をゲッタリングすることは、バリアメタルの酸化を

第2図(c)に示すように、リソグラフィと異方性エッチングによって、絶縁膜1b中に配線溝及び配線孔を形成する。その後、第2図(d)に示すように、形成された配線溝及び配線孔にバリアメタル膜3bを形成し、Cu4bを埋め込む。次に、第2図(e)に示すように、Cuを粒成長させるための熱処理を施す。この熱処理は、400℃以下の低温で行う。好ましくは300℃以下である。このCu粒成長のための熱処理は、省くことも可能である。

その後、第2図(f)に示すように、Cu4b表面にCu結晶中に添加する元素の層5bを形成する。次に、第2図(g)に示すように、Cu結晶4b中に添加元素5bを拡散させるための熱処理を施す。この熱処理の温度は300℃～500℃、時間は10分から1時間に設定する。

次に、第2図(h)に示すように、ウエットエッチングにより余剰な添加元素層5bを除去する。添加元素層5bの除去には、ウエットエッチングの代わりにCMPを用いてもよい。続いて、第2図(i)に示すように、CMPにより配線溝及び配線孔以外の余剰なCu6b及びバリアメタル膜3bを除去する。次に、第2図(j)に示すように、表面全面にCuの腐食、拡散を防止するバリア絶縁膜8bを形成する。

第2図(b)～第2図(j)の工程を繰り返すことにより、さらに上層の配線を形成できる。

以上の製造方法では、添加元素層5bの形成(第2図(f))と、添加元素のCu多結晶中への拡散(第2図(g))とを分けて行っているが、高温で添加元素層5bを形成することにより、添加元素層5bの形成とCu多結晶中へ添加元素の拡散とを同時に行うことも可能である。この二つの工程を同時に行うことにより、工程の数を省略することができ、より簡便にCu配線を有する半導体装置を製造することができる。なお、このように二つの工程を同時に行う場合の温度及び時間は、Cu結晶中に添加元素を拡散させるための熱処理と同様にすればよい。以下に説明する各実施の態様においても同様である。

また、本実施形態においては、バリアメタル膜3bを形成した後にCuを埋め込んでいるが、バリアメタル膜3bは必須の構成ではなく、形成しなくてもよい。なお、バリアメタル膜3bを形成することにより、Cu6bが絶縁膜1bへ拡散することを抑制することができる。

- 5 また、以上では配線溝と配線孔とを同時に形成するデュアルダマシン法を用いて説明したが、配線溝のみ、または配線孔のみを形成するシングルダマシン法を用いたときの配線層形成にも同様に適用される。なお、本発明においては、配線溝と配線孔とを総称して配線用凹部ともいう。

(第2実施形態)

- 10 本発明の第2実施形態に係る半導体装置のCu配線構造について、第3図を参照して説明する。

第3図に示すCu配線構造においては、第1実施形態の構造に加えて、バリア絶縁膜8bとCu結晶粒6bとの界面に、安定なCuと添加元素との金属間化合物層が形成される。このことにより、配線用金属であるCu6bとバリア絶縁膜

15 8bとの密着性が向上し、配線の信頼性が高まる。

次に、第2実施形態のCu配線を有する半導体装置の製造方法について、第4図(a)乃至(j)を参照して説明する。

- 第2実施形態の製造方法は、CMPにより余剰なCu6bと余剰なバリアメタル3bを除去した後に添加元素層5bを形成する点で第1実施形態と異なるが、
- 20 その他は同様である。

第4図(a)はこの上に上層配線が形成される下層配線を示している。この下層配線部分も下記に示される上層配線と同様のプロセスを用いて形成できる。

- 第4図(b)に示すように、この下層配線上に絶縁膜1bを成膜し、その後、第4図(c)に示すように、リソグラフィーと異方性エッチングによって、絶縁
- 25 膜1b中に配線溝及び配線孔を形成する。その後、第4図(d)に示すように、バリアメタル膜3bを形成し、Cu4bを埋め込む。次に、第4図(e)に示す

ように、埋め込まれたCuの結晶粒成長のための熱処理を施す。この熱処理は、400℃以下の低温で行う。好ましくは300℃以下である。このCu粒成長のための熱処理は、省くことも可能である。

その後、第4図(f)に示すように、CMPにより配線溝及び配線孔以外の余剰なCu及び余剰なバリアメタルを除去する。次に、第4図(g)に示すように、Cu表面にCu中に添加する元素の層5bを形成する。次に、第4図(h)に示すように、Cu中に添加元素を拡散させるための熱処理を施す。この熱処理の温度は300℃～500℃程度、時間は10分～1時間程度に設定する。

次に、第4図(i)に示すように、ウェットエッチングにより余剰な添加元素層5bを除去する。添加元素層5bの除去には、ウェットエッチングの代わりにCMPを用いてもよい。次に、第4図(j)に示すように、表面全面にCuの腐食、拡散を防止するバリア絶縁膜8bを形成する。

第4図(b)～第4図(j)を繰り返すことにより、さらに上層の配線を形成できる。

15 以上の製造方法では、添加元素層5bの形成(第4図(g))と添加元素のCu多結晶中への拡散(第4図(h))とを分けて行っているが、高温条件下で添加元素層5bを形成することにより、添加元素層5bの形成とCu多結晶中への添加元素の拡散とを同時に行うことも可能である。この二つの工程を同時に行うことにより、工程の数を省略することができ、より簡便にCu配線を有する半導体装置を製造することができる。

20 また、以上では配線溝と配線孔を同時に形成するデュアルダマシン法を用いて説明したが、配線溝のみ、または配線孔のみを形成するシングルダマシン法を用いた場合の配線用凹部の形成にも同様に適用される。

(第3実施形態)

25 本発明の第3実施形態に係る半導体装置のCu配線構造について、第5図を参照して説明する。

第5図に示す第3実施形態の構造においては、バリア絶縁膜8bを用いていない点で第2実施形態の構造と異なる。第3実施形態においては、Cu表面に安定な金属間化合物層を形成することで、Cuの酸化、腐食が防止されるため、バリア絶縁膜8bが不要になる。バリア絶縁膜8bを設けないことによりCu配線の実効誘電率が低減されるため、伝送の遅延を改善できる。

次に、第3実施形態のCu配線を有する半導体装置の製造方法について、第6図(a)乃至(i)を参照して説明する。

第6図(a)はこの上に上層配線が形成される下層配線を示している。この下層配線部分も下記に示される上層配線と同様のプロセスを用いて形成できる。

10 第6図(b)に示すように、この下層配線上に絶縁膜1bを成膜し、その後、第6図(c)に示すように、リソグラフィーと異方性エッチングによって、絶縁膜1b中に配線溝及び配線孔を形成する。その後、第6図(d)に示すように、バリアメタル膜3bを形成し、Cu4bを埋め込む。次に、第6図(e)に示すように、Cu結晶粒成長のための熱処理を施す。この熱処理は、400℃以下の
15 低温で行う。好ましくは300℃以下である。このCu粒成長のための熱処理は、省くことも可能である。

その後、第6図(f)に示すように、CMPにより配線溝及び配線孔以外の余剰なCu及びバリアメタルを除去する。次に、第6図(g)に示すように、Cu表面にCu中に添加する元素の層5bを形成する。次に、第6図(h)に示すように、Cu中に添加元素を拡散させるための熱処理を施す。この熱処理の温度は
20 300℃～500℃、時間は10分～1時間に設定する。

次に、第6図(i)に示すように、ウェットエッチングにより余剰な添加元素層5bを除去する。添加元素層5bの除去には、ウェットエッチングの代わりにCMPを用いてもよい。

25 第6図(b)～第6図(i)を繰り返すことにより、更に上層の配線を形成できる。

以上の製造方法では、添加元素層 5 b の形成（第 6 図（g））と添加元素の Cu 多結晶中への拡散（第 6 図（h））とを分けて行っているが、高温で添加元素層 5 b を形成することにより、添加元素層 5 b の形成と Cu 多結晶中への添加元素の拡散とを同時に行うことも可能である。この二つの工程を同時に行うことにより、工程の数を省略することができ、より簡便に Cu 配線を有する半導体装置を製造することができる。

また、以上では配線溝と配線孔を同時に形成するデュアルダマシン法を用いて説明したが、配線溝のみ、または配線孔のみを形成するシングルダマシン法を用いた場合の配線用凹部の形成にも同様に適用される。

以下に本発明の実施例と比較例の特性を比較して、本発明の効果について説明する。

（実施例）

第 7 図（a）乃至（k）、第 8 図（1）乃至（s）は、本発明の実施例における半導体装置の製造方法を工程順に示す断面図である。

シリコン基板（図示しない）上に 1000 nm の SiO₂ 膜（絶縁膜）1 a を成膜し、この上に第 1 配線層（配線溝）をシングルダマシン法によって形成した後、その上部にデュアルダマシン法によって第 2 配線層（配線溝）及び第 1 配線層との接続孔（配線孔）を形成した。以下に詳細に説明する。

SiO₂ 膜 1 a 上（第 7 図（a））に、エッチングストッパーとなる厚さ 50 nm の SiC 膜（ストッパー絶縁膜）2 a を成膜し、続いて、第 7 図（b）に示すように、第 1 配線層における配線間を絶縁するための厚さ 350 nm の SiO₂ 膜（絶縁膜）1 b を成膜し、第 7 図（c）に示すように、リソグラフィーとエッチングによって SiO₂ 膜 1 b 中に配線溝を形成した。その後、第 7 図（d）に示すように、基板表面全面にイオン化スパッタ法によって、Ta₂N 膜と Ta 膜からなるバリアメタル膜 3 a、及び 100 nm の Cu 薄膜を形成し、この Cu 膜を電極として電解めっき法によって Cu 4 a を埋め込んだ。

次に、第7図(e)に示すように、Cu結晶粒成長のために窒素雰囲気中で熱処理を施した後、第7図(f)に示すように、Cu表面全面に膜厚20nmのTi膜(添加元素層)5aをスパッタリングによって形成した。

続いて、第7図(g)に示すように、窒素雰囲気中で350℃、30分間の熱処理をして、Cu表面からTiをCu中に拡散させた。ここで、TiはCu結晶粒界を介して拡散し、バルク内には殆ど拡散しないため、Cu結晶粒界近傍7aにTiを多く含み、バルクCu中6aにはTiが殆ど混入しない構造が形成される。

次に、第7図(h)に示すように、余剰なTiをフッ酸により除去し、引き続きCMPにより、余剰なCu、Ta、Ta₂N₃の各層を除去した。この表面全面に、第7図(i)に示すように、プラズマCVD法によって厚さ50nmのSiCN膜(バリア絶縁膜)8aを形成して第1配線層を形成した。

更に、第7図(j)に示すように、SiO₂膜(絶縁膜)1c、SiC膜(ストッパー絶縁膜)2b、SiO₂膜(絶縁膜)1dを、夫々400nm、50nm、400nmの厚さでプラズマCVD法によって成膜し、第7図(k)に示すように、リソグラフィと異方性ドライエッチングによって、SiCN膜8aをエッチングストッパーとして、SiO₂膜1c、SiC膜2b、SiO₂膜1dの一部を順次除去して、第1配線層—2配線層間の接続孔(配線孔)の主部を形成した。

引き続き、第8図(1)に示すように、リソグラフィと異方性エッチングによりSiC膜2bをエッチングストッパーとして、SiO₂膜1cの一部を除去して、第2配線層の配線溝の主部を形成した。次に、第8図(m)に示すように、第1配線層と第2配線層との間の接続孔底部のSiCN膜8a及び第2配線溝底部のSiC膜2bを異方性エッチングにより除去して、第1配線層の上部接続面を露出させた。

次に、真空装置内でArイオンによって表面を僅かにエッチングすることによ

って、第1配線層と第2配線層との間の接続孔の底に露出した第1配線層の表面の清浄化を行った。

次に、真空を保ったまま、第2配線層の配線溝及び第1配線層－第2配線層間の接続孔の内面を被覆するように、第1配線層形成と同様の手順により、第8図
5 (n)に示すように、イオン化スパッタ法によって、Ta₂N膜とTa膜をこの順に積層したバリアメタル膜3b及び100nmのCu薄膜を形成し、このCu薄膜をシードとして電解めっき法によってCu₄bを埋め込んだ。

次に、第8図(o)に示すように、第1配線層形成と同様に、Cu結晶粒成長のために窒素雰囲気中で熱処理を施した後、第8図(p)に示すように、Cu表面
10 全面に膜厚20nmのTi膜(添加元素層)5bをスパッタリングによって形成した。続いて、第8図(q)に示すように、窒素雰囲気中で350℃、30分間の熱処理をして、Cu表面からTiをCu中に拡散させた。

次に、第8図(r)に示すように、余剰なTiをフッ酸により除去し、引き続きCMPにより、余剰なCu、Ta、Ta₂Nの各層を除去した。その後、第8図
15 (s)に示すように、この表面全面に、プラズマCVD法によって厚さ50nmのSiCN膜(バリア絶縁膜)8bを形成し、さらにカバー膜としてSiO₂膜9を成膜した。

カバー膜9にリソグラフィーとエッチングによって第2配線層との接合部を開口した後に、Ti、TiN、Alを順次スパッタリングによって成膜して、リソ
20 グラフィーとエッチングによってAl/TiN/Ti積層膜を電気測定用パッドパターンに加工した。

(比較例)

比較例として、上層及び下層の配線からなるCu配線を有する従来の半導体装置を、前述の第9図(a)乃至(g)に示すように作製した。基板、絶縁膜、ス
25 トッパー絶縁膜、バリアメタル膜、バリア絶縁膜、カバー絶縁膜は、上述の実施例と同様の材料を用い、同様の厚さ、形成方法で形成した。なお、実施例におけ

る添加元素であるTiは添加しなかった。

(評価結果)

第11図は、実施例及び比較例により作製した各試料の不良率を示す。即ち、
接続孔の径が $0.2\mu\text{m}$ 、下層配線（配線溝）の幅が $10\mu\text{m}$ であるチェーン数
5 （ビアの数）1万個のビアチェーンの各試料を作成し、これを 150°C で1000時間保管した後の不良率を求めた。

各試料の不良は、Focused Ion Beam (FIB) による試料加工と、
Transmission Electron Spectroscopy (TEM) による観察の結果、上記
特開2001-298084で報告されているような接続孔の下層配線部4aで
10 のストレスマイグレーションによるボイド形成による断線であることが確認できた。

比較例の試料では、オープン不良が顕著であり、保管時間とともに不良率は増加した。また、比較例の試料の不良部においては、Cuの粒界が存在していることが確認できた。

15 一方、実施例の試料では、不良が大幅に改善されている。 150°C で1000時間保管したときの実施例の不良発生率は、比較例に比べて約40分の1に抑制された。さらに、製造工程を最適化することによって、1000時間保管後でも不良発生を完全に抑制できた。

第12図は、接続孔（接続ビア）のエレクトロマイグレーション耐性の試験結果を示している。具体的には、故障時間に対する累積した故障確率を示す。 300°C で、電流密度が $3.2\text{MA}/\text{cm}^2$ の条件で試験を行い、抵抗率上昇3%を不良の判断基準とした。実施例の試料は、比較例の試料と比較して、2倍以上のエレクトロマイグレーション耐性があることが確認できた。

25 実施例においては、TiをCu結晶粒界に導入することで、粒界を介したCuの拡散を抑制できるために、ストレスマイグレーション耐性、及びエレクトロマイグレーション耐性が向上したと考えられる。

第13図は、抵抗率の変化をプロットしたものである。この抵抗率の測定に用いた試料は、 SiO_2 絶縁膜1a上にTa/TaNバリアメタル膜3aを形成し、さらに700nmのCu層を形成し、20nmのTi添加元素層5aを形成した他は、上記実施例の手順と同様に作製したベタ膜試料である。なお、ベタ膜試料には配線孔、配線溝は形成していない。第13図には、試料1、試料2、試料3の3つの試料について各製造段階での抵抗率を示している。ただし、試料1はCu成膜後Ti成膜前に熱処理を行っていないものであり、試料2はCu成膜後Ti成膜前に窒素雰囲気中200℃30分間のCu多結晶化のための熱処理を行ったものであり、試料3は窒素雰囲気中350℃30分間のCu多結晶化のための熱処理を行ったものである。

Cu成膜後の熱処理を十分に行った試料3におけるCu多結晶化のための熱処理後の抵抗率と比べて、Tiを成膜後に350℃30分間のTiを拡散させるための熱処理を行った後の抵抗率上昇は、いずれの試料でも3%未満に抑制された。このようにCu表面からのTi添加による抵抗率の上昇は極めて小さい。これは、表面から添加したTiがCu結晶粒界に沿って拡散し、Cuバルク中には殆ど混入しないためである。

第14図は、上述の作製されたベタ膜試料において、二次イオン質量分析(SIMS)により、Cu中のTi、Cu、Nの分布を測定した結果を示す。第14図のグラフの横軸は、ベタ膜試料の深さを示す。また、第14図のグラフの縦軸は、SIMSで測定した二次イオン強度を示し、原子の個数に対応している。

Cu結晶中で深さ方向に様な濃度のTiが検出されている。バルクCu中のTiの拡散係数は350℃程度の温度領域では大きくないため、バルクCu中をTiが拡散して第14図のような様な分布が形成されたとは考え難く、Tiは結晶粒界を介してCu底部にまで様に拡散し、添加されていると考えられる。従って、TiはバルクCu中にはほとんど混入せず、粒界に局在していると考えられる。

第15図は、添加元素と熱処理の違いによる抵抗率の関係を示す。この抵抗率の測定に用いた試料は、 SiO_2 絶縁膜1a上にTa/TaNバリアメタル膜3aを形成し、更に300nmのCu層を形成し、Ni添加元素層5aを形成した他は、上記実施例の手順と同様に作製したベタ膜試料である。なお、ベタ膜試料5には配線孔、配線溝は形成していない。なお、添加元素層の膜厚は、添加元素NiがCu中に一様に拡散したときにCu中のNi濃度が3原子%になるように設定した。Niは、スパッタリングにより成膜した。

同様にして、添加元素Niの代わりにSn、Cr、Coの各添加元素をそれぞれ成膜して各ベタ膜試料を作製した。第15図には、添加元素がNi、Sn、Cr、Coである各ベタ膜試料について、添加元素層成膜後、窒素雰囲気中350℃30分間の熱処理後、窒素雰囲気中400℃30分の熱処理後の、各段階における抵抗率を示す。

また、第15図には、比較のために、添加元素濃度が1原子%となるCuの抵抗率の値を示した。なお、この値は、刊行物(C. Kittel 著、堂山昌男監訳、「
15 固体の量子論」、丸善株式会社、1972年発行、P338)から抜粋した値である。

この結果、Cu中に固溶しやすいSn、Niに関しては、熱処理温度の上昇に伴い、抵抗率の上昇が見られた。特にSnに関しては、400℃の温度で熱処理をしたときに、Cu中に1原子%で一様に混入した場合以上の抵抗率の上昇がみ
20 られた。これに対して、Cu中への固溶限が低く析出型の合金を形成するCr、Coに関しては、熱処理温度の上昇に伴い、殆ど抵抗率の上昇はみられない。Cr、Coのように、Cu中に固溶しやすい添加元素を用いた場合には、Cu表面から添加させても抵抗率は上昇する。したがって、Cu表面から添加する元素としてはCu中への固溶限が低い析出型の元素が好ましい。

25 第16図は、Cu成膜後にCu表面にTiを成膜せずに350℃30分間の熱処理を行ったベタ膜試料と、Cu成膜後にCu表面にTiを成膜し350℃30

分間の熱処理を行ったベタ膜試料において、SIMSにより、Cu中の酸素(O)の分布を測定した結果を示す。第16図のグラフの横軸は、試料の深さを示す。また、第16図のグラフの縦軸は、SIMSで測定した二次イオン強度を示している。Cu成膜後にCu表面にTiを成膜せずに350℃30分間の熱処理を行った試料では、CuとTaの界面付近でOのピークがみられるのに対し、Cu成膜後にCu表面にTiを成膜し350℃30分間の熱処理を行った試料では、CuとTaの界面付近でOのピークはみられない。

また、第17図(a)、(b)は、第16図に示した試料において、表面にTiが成膜されている試料については、希フッ酸により表面のTiを除去し、更に、両方の試料に対して、硝酸によりCuを除去した後のTaバリア表面の走査型電子顕微鏡(SEM)写真を示す。第17図(a)に示すように、Cu成膜後にCu表面にTiを成膜せずに350℃30分間の熱処理を行った試料では、Cuの粒界があったと思われる部分のTa表面が盛り上がっており、その部分でTaが酸化していることが確認されている。これに対し、第17図(b)に示すように、Cu成膜後にCu表面にTiを成膜し、350℃30分間の熱処理を行った試料では、Ta表面は平滑であり、Taの酸化はみられない。この結果は第16図に示すSIMS分析の結果と対応する。

Taの酸化はCu表面及びCu中の酸素が350℃の熱処理で拡散し、Taを酸化したものと考えられる。Cu表面にTiを成膜した場合は、その後のアニール中に、TiがCu表面又はCu中の酸素をゲッターリングすることにより、バリアTaの酸化が抑制されたものと考えられる。したがって、Cu表面に成膜したTiの効果としては、Cu中の酸素のゲッターリングによるバリアTaの酸化抑制の効果もある。

(本発明の変形例)

以上説明した半導体装置の配線用金属及びその製造方法においては、以下のような変形例としてもよい。

上記の実施形態においては、下層配線と上層配線を同一の方法で形成することができるとしているが、下層配線と上層配線を上記の各実施形態を組み合わせると異なった方法により形成してもよい。

絶縁膜1の構成材料としては、 SiO_2 等、その他の絶縁性の材料が用いられる。絶縁膜1の構成材料としては、より誘電率の低い材料を用いることが好ましい。絶縁膜1は、プラズマCVD法等により形成される。絶縁膜1の膜厚は、特に限定されないが、絶縁膜1aは、100～3000nm程度、絶縁膜1bは、100～1000nm程度、絶縁膜1cは、100～1000nm程度、絶縁膜1dは、100～1000nm程度である。

10 ストッパー絶縁膜2の構成材料としては、 SiC 、 SiN 、 SiCN 等、絶縁性の材料が用いられる。ストッパー絶縁膜2の構成材料としては、より誘電率の低い材料を用いることが好ましい。ストッパー絶縁膜2は、プラズマCVD法等により形成される。ストッパー絶縁膜2の膜厚は、特に限定されないが、ストッパー絶縁膜2aは、10～100nm程度、ストッパー絶縁膜2bは、10～1000nm程度である。また、ストッパー絶縁膜2は、配線用凹部のエッチングストッパーとして用いるが、配線用凹部を目的の形状に加工できる場合には、ストッパー絶縁膜2を用いなくてもよい。

20 配線溝は、リソグラフィーとエッチング（異方性エッチング）等により形成される。配線溝の幅は、特に限定されないが、通常、直径50～20000nm程度とされる。

バリアメタル膜3の構成材料としては、 Ta 、 Ti 、 W などの金属、これらの窒化物、これらに Si などを添加した3元系もしくは4元系の窒化物から選択した物質が用いられる。バリアメタル膜3は、イオン化スパッタ法、CVD法、原子Layer Deposition法（ALD）等により形成される。バリアメタル膜3の膜厚は、特に限定されないが、バリアメタル膜3aは、5～50nm程度、バリアメタル膜3bは、5～50nm程度である。

金属配線Cu 4の形成方法としては、イオン化スパッタ法、CVD法、有機金属化学気相成長法(MO-CVD法)等により、Cu薄膜を形成した後、このCu薄膜を電極として電解めっき法により形成したり、MO-CVD法により形成することができる。また、Cu薄膜を形成せずに、配線溝に直接MO-CVD法
5 でCuを埋め込むことも可能である。金属配線Cu 4の膜厚は、配線溝及び配線孔を埋め込むことができる程度に形成されれば、特に限定されない。

Cu結晶粒成長(Cu多結晶化)のための熱処理は、窒素、水素等の還元雰囲気の下で行われる。この熱処理は、400℃以下で行われ、好ましくは300℃以下である。なお、この熱処理の工程はなくてもよい。

10 添加元素層5の構成材料としては、Ti、Zr、Hf、Cr、Co、Al、Sn、Mg、Ag等が用いられる。添加元素層5は、スパッタリング等により形成される。添加元素層5の膜厚は、特に限定されないが、添加元素層5aは、5～100nm程度、添加元素層5bは、5～100nm程度である。

15 添加元素層5からCu 4中に添加元素を拡散させるための熱処理は、窒素等の雰囲気下で行われる。この熱処理は、300～500℃程度の温度条件下、10分～1時間行われる。

余剰な添加元素層5の除去は、フッ酸によるウェットエッチング、CMP等により行われる。

余剰なCu 4、余剰なバリアメタル膜3の除去は、CMP等により行われる。

20 バリア絶縁膜8の構成材料としては、SiCN、SiC、SiN等、Cuに対してバリア性を有する絶縁性の材料が用いられる。バリア絶縁膜8は、プラズマCVD法等により形成される。バリア絶縁膜8の膜厚は、特に限定されないが、バリア絶縁膜8aは、20～100nm程度、バリア絶縁膜8bは、20～100nm程度である。

25 配線孔は、リソグラフィと異方性ドライエッチング等により形成される。配線孔の幅は、特に限定されないが、通常、直径50～1000nm程度とされる

。

カバー絶縁膜 9 の構成材料としては、S i O₂ 等、その他の絶縁性の材料が用いられる。カバー絶縁膜 9 は、プラズマ C V D 法等により形成される。カバー絶縁膜 9 の膜厚は、特に限定されないが、カバー絶縁膜 9 は、1 0 0 ~ 1 0 0 0 0
5 n m 程度である。

以上の実施形態及び実施例においては、半導体素子が形成された基板上に、C u を主成分とする多結晶と C u 以外の添加元素とを含有する配線用金属からなる金属配線を形成した半導体装置を例に説明した。本発明においては、上述の構造を有する配線用金属、及び上述の各製造方法により製造された配線用金属は、半
10 導体装置のみならず、その他の用途における配線用の金属材料としても用いられる。

請 求 の 範 囲

1. Cu（銅）を主成分とし、添加元素を含有する多結晶銅合金からなり、
前記添加元素の濃度が、前記多結晶銅合金を構成する結晶粒の結晶粒界及び結
晶粒界近傍において、前記結晶粒の内部よりも高いことを特徴とする配線用銅合
5 金。
2. 前記添加元素が、Ti（チタン）、Zr（ジルコニウム）、Hf（ハフニウ
ム）、Cr（クロム）、Co（コバルト）、Al（アルミニウム）、Sn（錫）、Ni
（ニッケル）、Mg（マグネシウム）及びAg（銀）からなる群から選択され
た少なくとも1種の元素であることを特徴とする請求項1に記載の配線用銅合金
10 。
3. 前記結晶粒界及び／又は前記結晶粒界近傍には、Ti、Zr、Hf、Cr
、Co、Al、Sn、Ni、Mg及びAgからなる群から選択された少なくとも
1種の元素とCuとの金属間化合物が形成されていることを特徴とする請求項2
に記載の配線用銅合金。
- 15 4. 前記結晶粒界及び／又は前記結晶粒界近傍には、Ti、Zr、Hf、Cr
、Co、Al、Sn、Ni、Mg及びAgからなる群から選択された少なくとも
1種の元素の酸化物が形成されていることを特徴とする請求項2に記載の配線用
銅合金。
5. 前記結晶粒内部の前記添加元素の濃度が0.1原子%以下であることを特
20 徴とする請求項2乃至4のいずれか1項に記載の配線用銅合金。
6. 半導体素子が形成された基板上に、請求項1乃至5のいずれか1項に記載
の配線用銅合金からなる金属配線が形成されていることを特徴とする半導体装置
。
7. 多結晶Cu膜を形成する工程と、
25 前記多結晶Cu膜上に、前記Cu膜中への添加元素からなる層を形成する工程
と、

前記添加元素を前記添加元素の層から前記多結晶Cu膜中に拡散させる工程と

、
を有することを特徴とする配線の形成方法。

8. 前記多結晶Cu膜が形成された基板を加熱する加熱工程と、前記添加元素
5 層を形成する工程と、前記添加元素を拡散する工程と、を同時に行うことを特徴とする請求項7に記載の配線の形成方法。

9. 前記添加元素は、Ti、Zr、Hf、Cr、Co、Al、Sn、Ni、Mg及びAgからなる群から選択された少なくとも1種の元素であることを特徴とする請求項7又は8に記載の配線の形成方法。

10 10. 半導体素子が形成された基板上に多結晶Cu膜を形成する工程と、
前記多結晶Cu膜上に添加元素からなる層を形成する工程と、
前記添加元素を前記添加元素の層から前記多結晶Cu膜中に拡散させる工程と
、
を有することを特徴とする半導体装置の製造方法。

15 11. 半導体素子が形成された基板上に、絶縁膜を形成する工程と、
前記絶縁膜に、溝及び孔の少なくとも一方からなる配線用の凹部を形成する工程と、
前記配線用凹部を埋め込むようにして、Cu膜を前記絶縁膜上に成膜する工程と、

20 前記配線用凹部に埋め込まれた部分以外の前記絶縁膜上の余剰なCu膜を化学機械研磨によって除去する工程と、

前記Cu膜上に添加元素からなる層を形成する工程と、
前記添加元素を前記添加元素の層からCu膜中に拡散させる工程と、
余剰な添加元素の層を除去する工程と、

25 を有することを特徴とする半導体装置の製造方法。

12. 半導体素子が形成された基板上に、絶縁膜を形成する工程と、

前記絶縁膜に、溝及び孔の少なくとも一方からなる配線用の凹部を形成する工程と、

前記配線用凹部の内面を含む前記絶縁膜上に、Cuの拡散を防止するバリアメタル膜を成膜する工程と、

- 5 前記配線用凹部内に埋め込むようにして前記絶縁膜上にCu膜を成膜する工程と、

前記配線用凹部に埋め込まれた部分以外の前記絶縁膜上のCu膜及びバリアメタル膜を化学機械研磨によって除去する工程と、

前記配線用凹部内のCu膜上に添加元素からなる層を形成する工程と、

- 10 前記添加元素を前記添加元素の層から前記Cu膜中に拡散させる工程と、
余剰な添加元素の層を除去する工程と、

を有することを特徴とする半導体装置の製造方法。

1 3. 前記余剰のCu膜を除去する工程の前に、前記添加元素の層を形成する工程、前記添加元素を拡散させる工程、及び、前記余剰の添加元素層を除去する

- 15 工程を行うことを特徴とする請求項1 1又は1 2に記載の半導体装置の製造方法。

1 4. 前記余剰のCu膜を除去する工程の後に、前記添加元素の層を形成する工程、前記添加元素を拡散させる工程、及び、前記余剰の添加元素層を除去する工程を行うことを特徴とする請求項1 1又は1 2に記載の半導体装置の製造方法

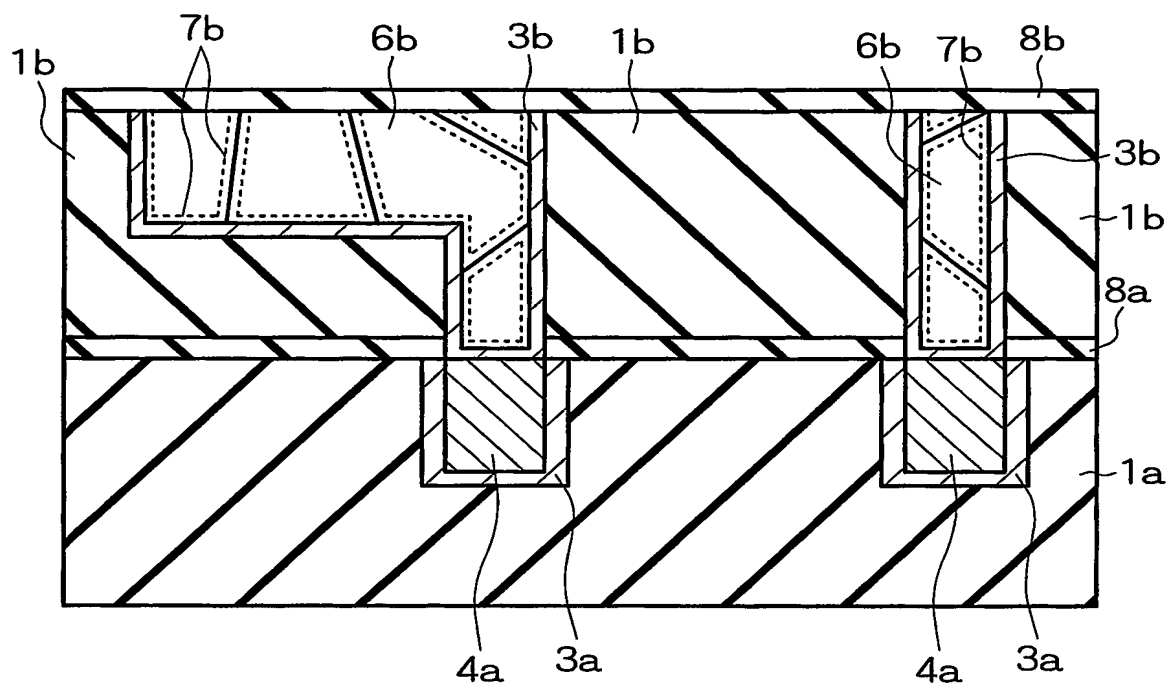
- 20 。

1 5. 前記基板を加熱する工程と、前記添加元素の層を形成する工程と、前記添加元素を拡散させる工程と、が同時に行われることを特徴とする請求項1 0乃至1 4のいずれか1項に記載の半導体装置の製造方法。

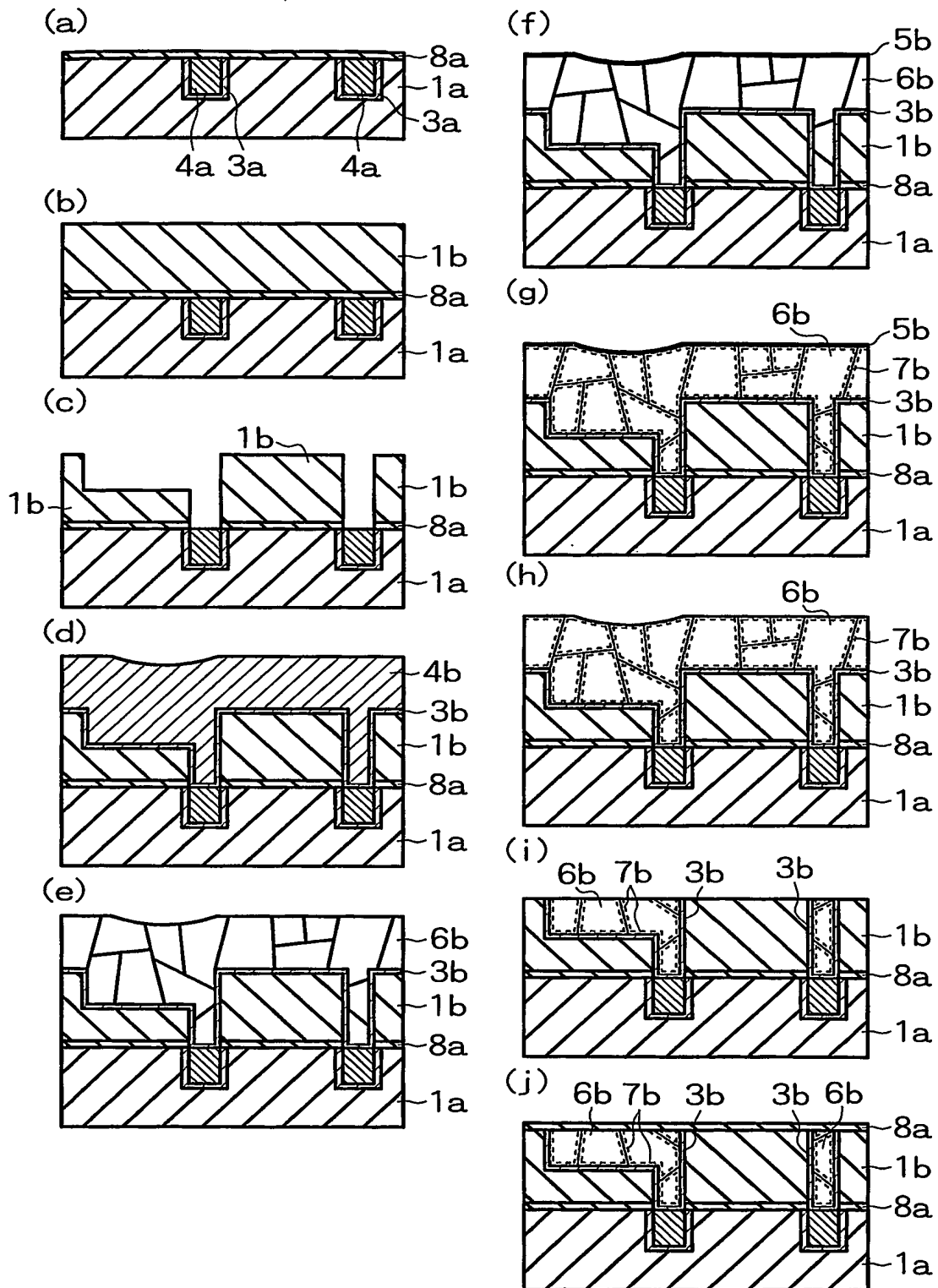
- 1 6. 前記添加元素は、Ti、Zr、Hf、Cr、Co、Al、Sn、Ni、
25 Mg及びAgからなる群から選択された少なくとも1種の元素であることを特徴とする請求項1 0乃至1 5のいずれか1項に記載の半導体装置の製造方法。

1 / 15

第 1 図

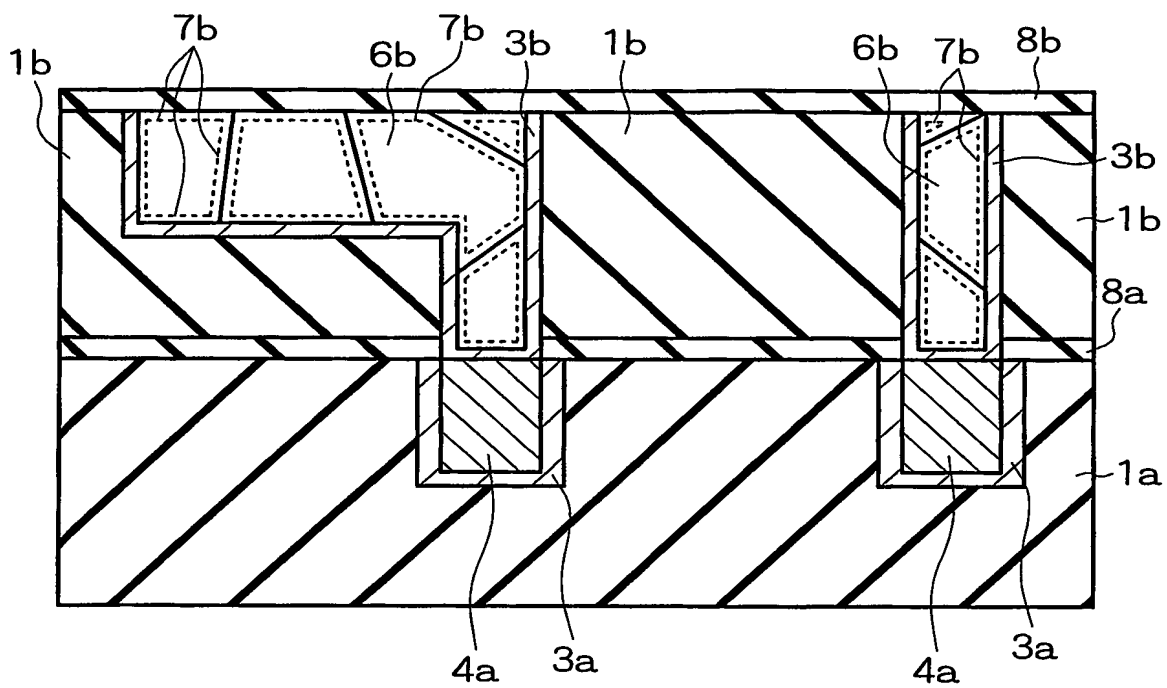


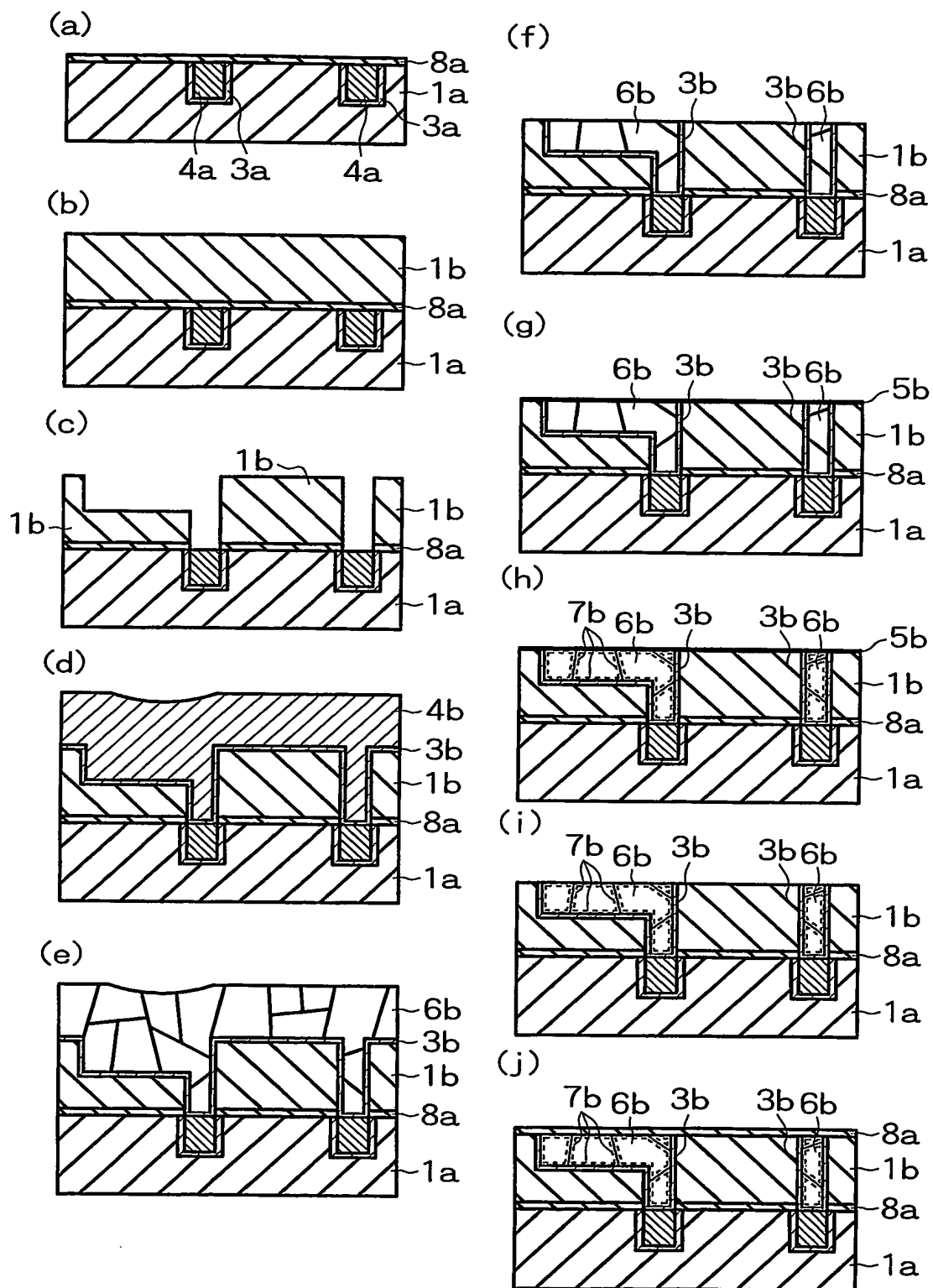
2 / 15
第 2 図



3 / 15

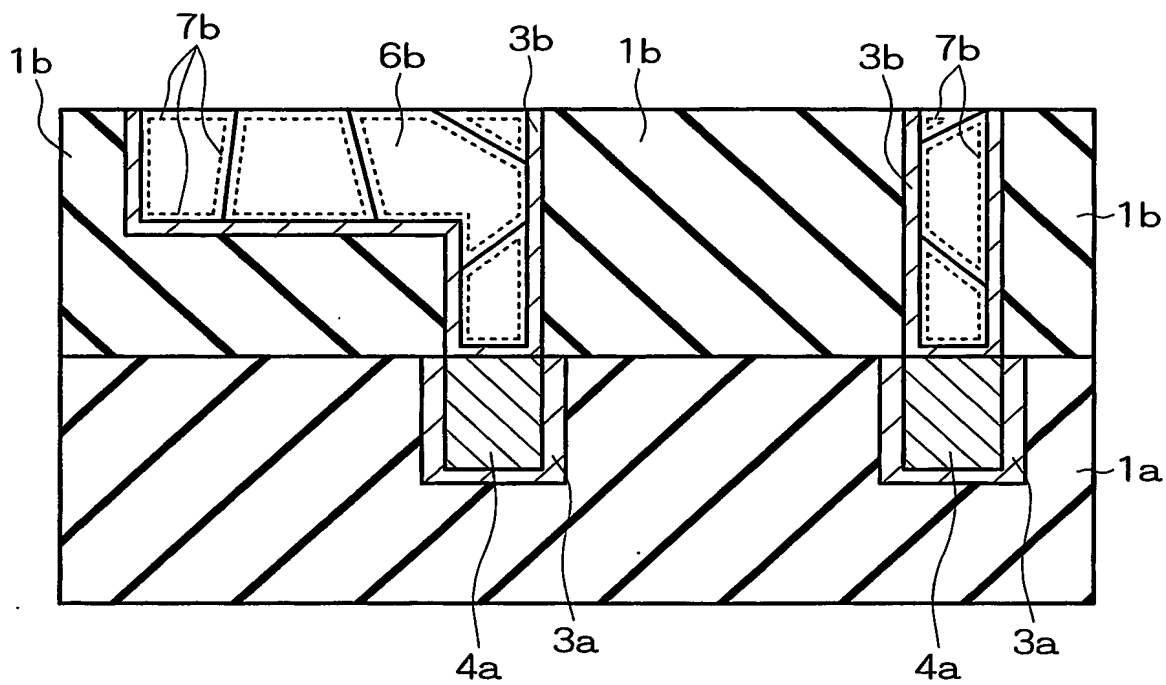
第 3 図

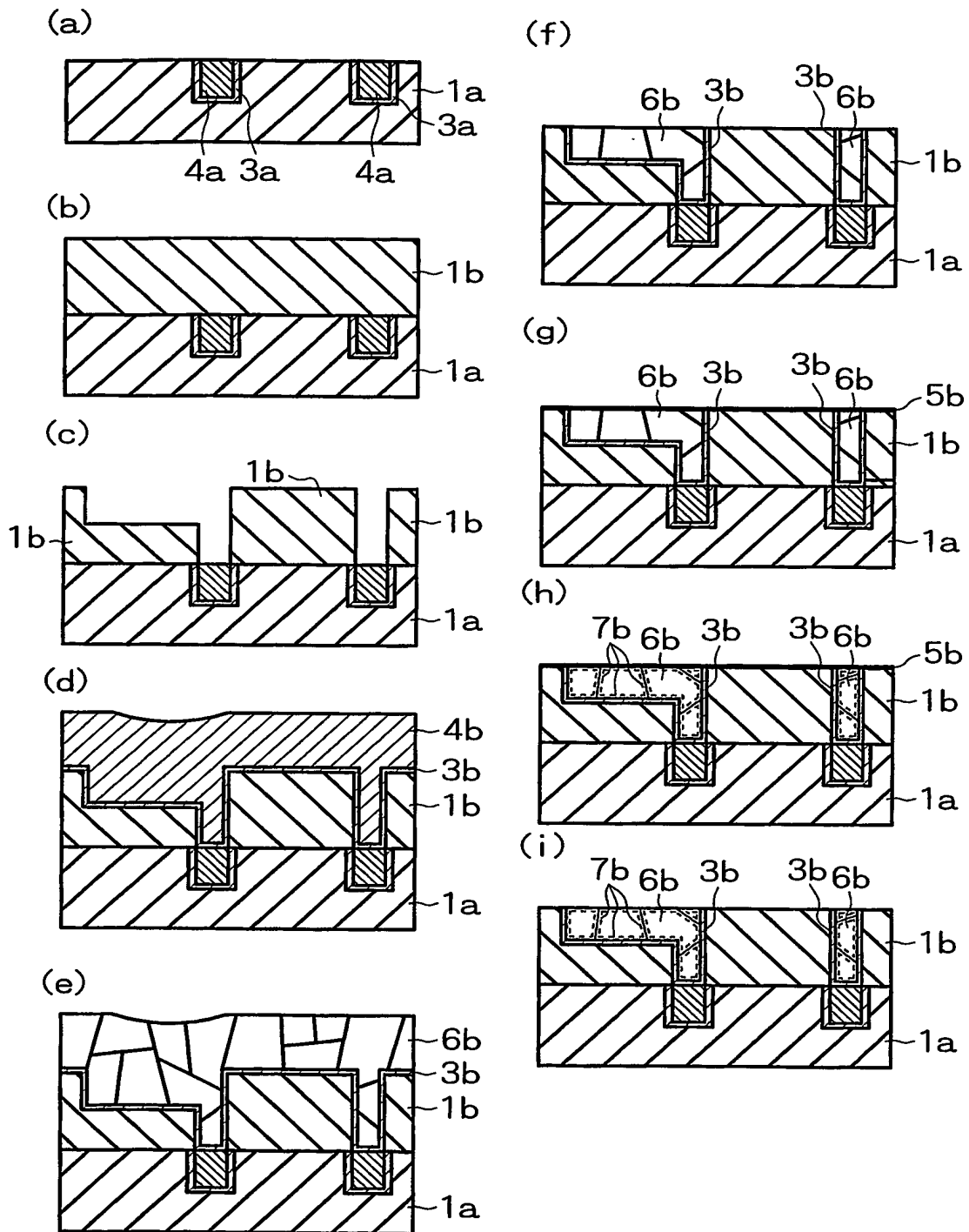


4 / 15
第 4 図

5 / 15

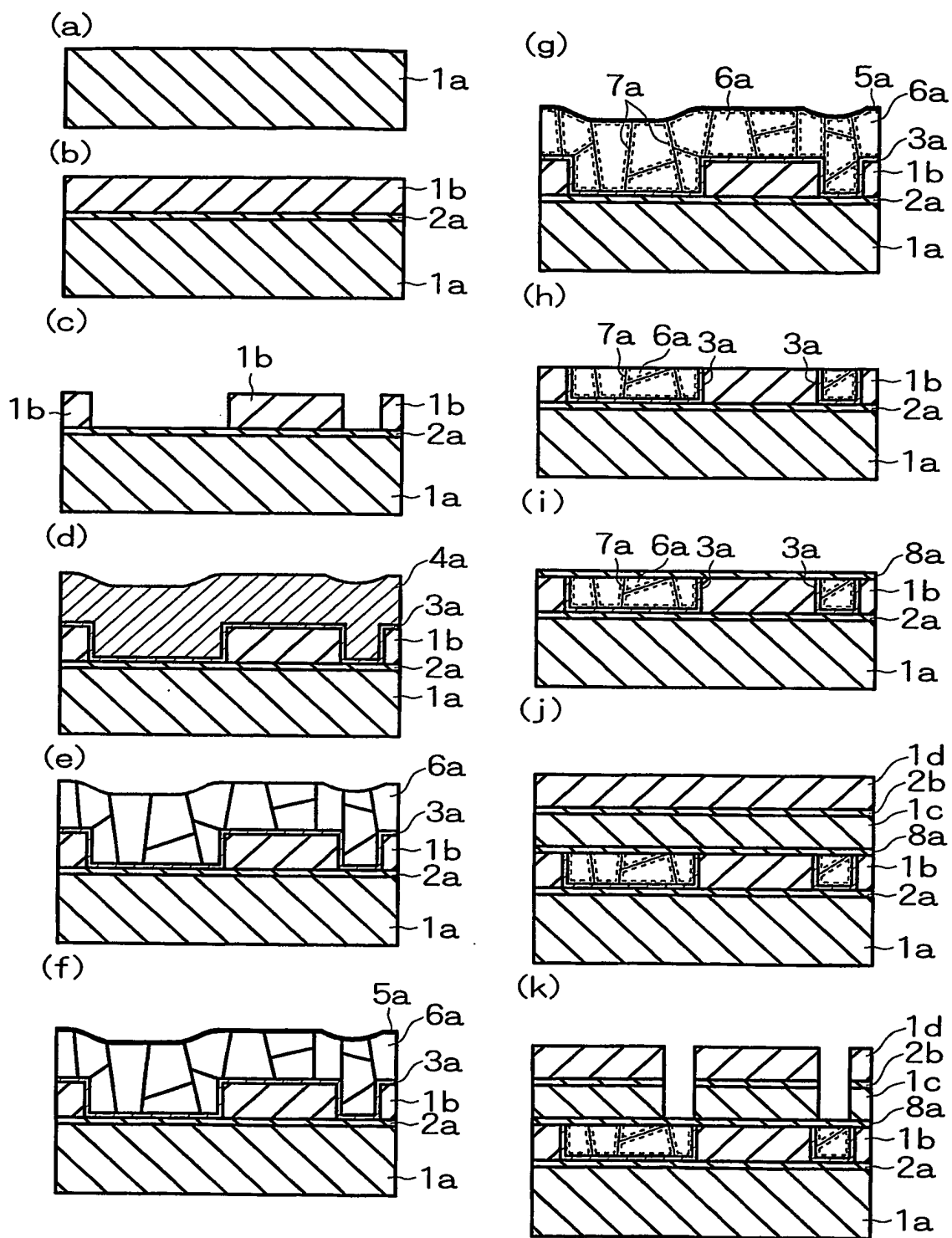
第 5 図



6/15
第 6 図

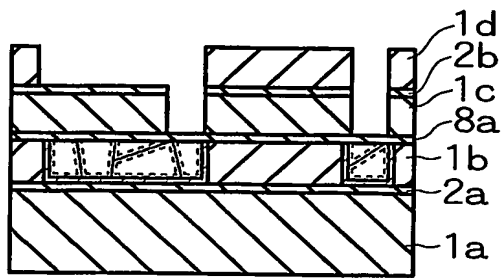
7/15

第 7 図

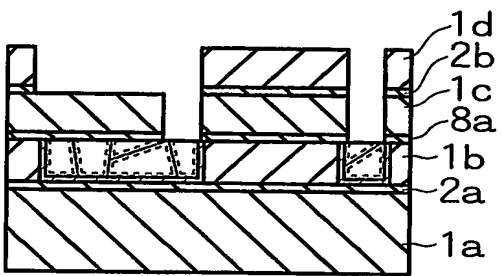


8 / 15
第 8 図

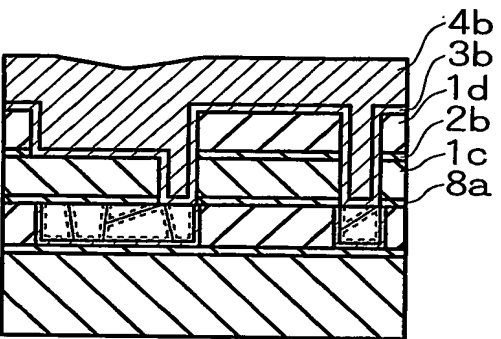
(l)



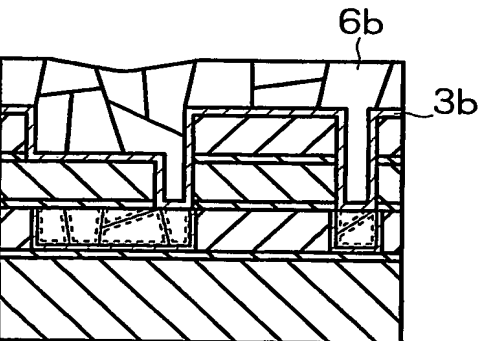
(m)



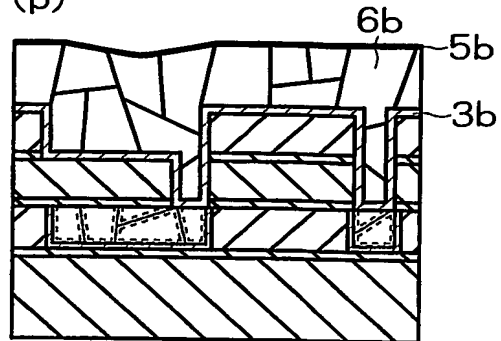
(n)



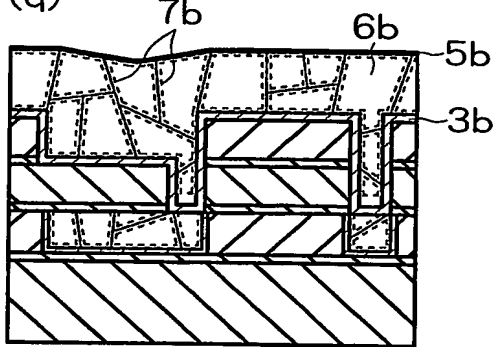
(o)



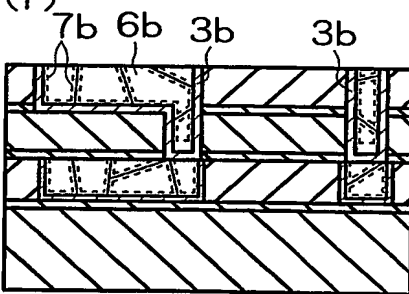
(p)



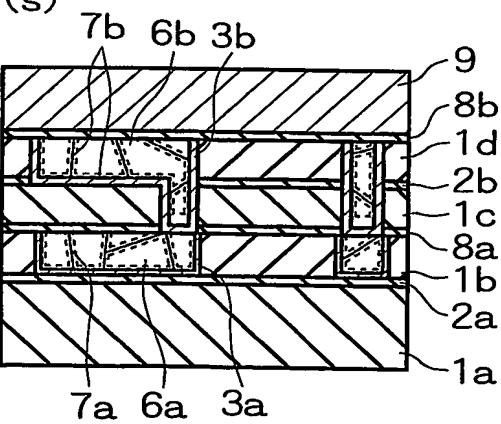
(q)



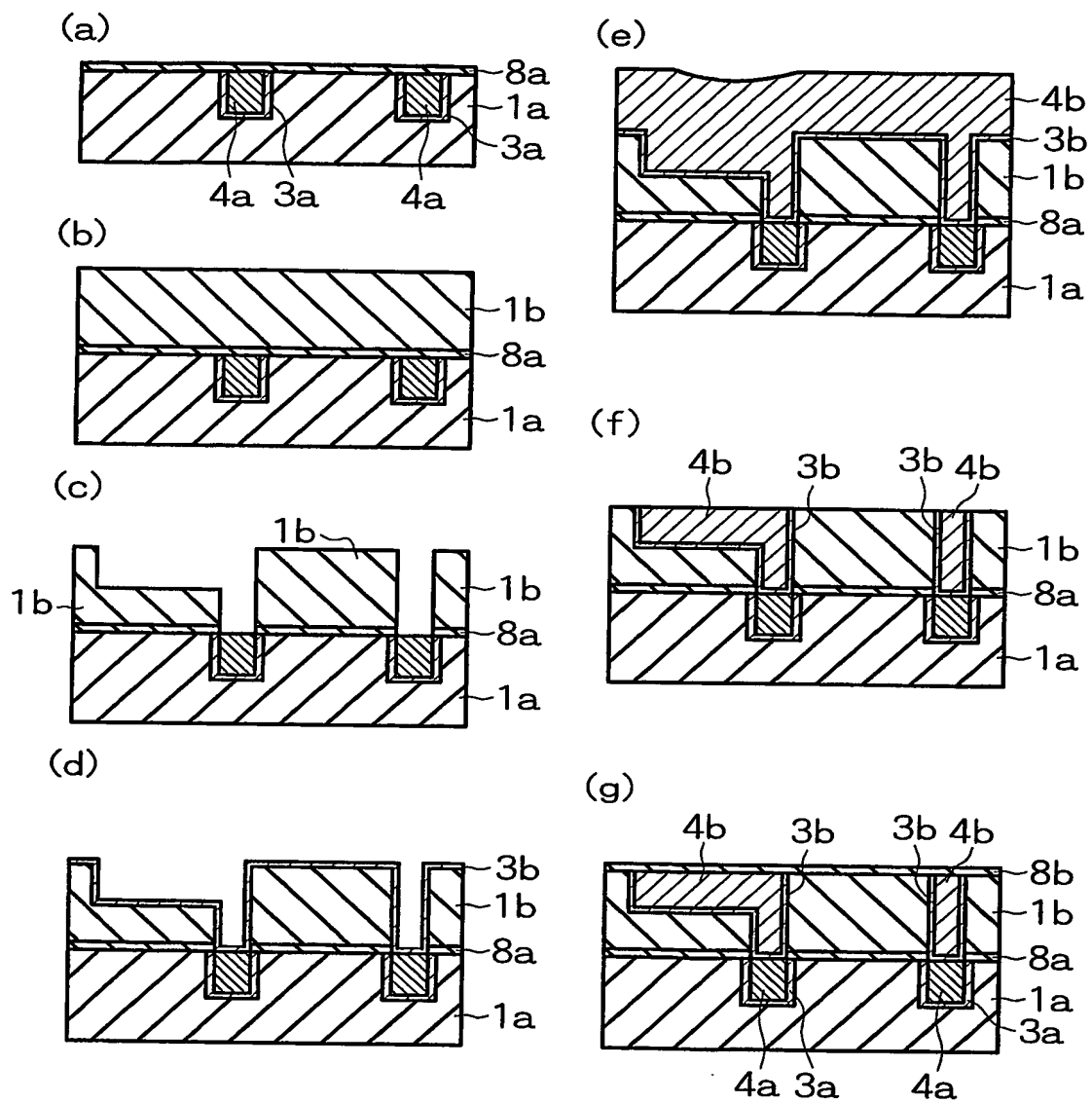
(r)



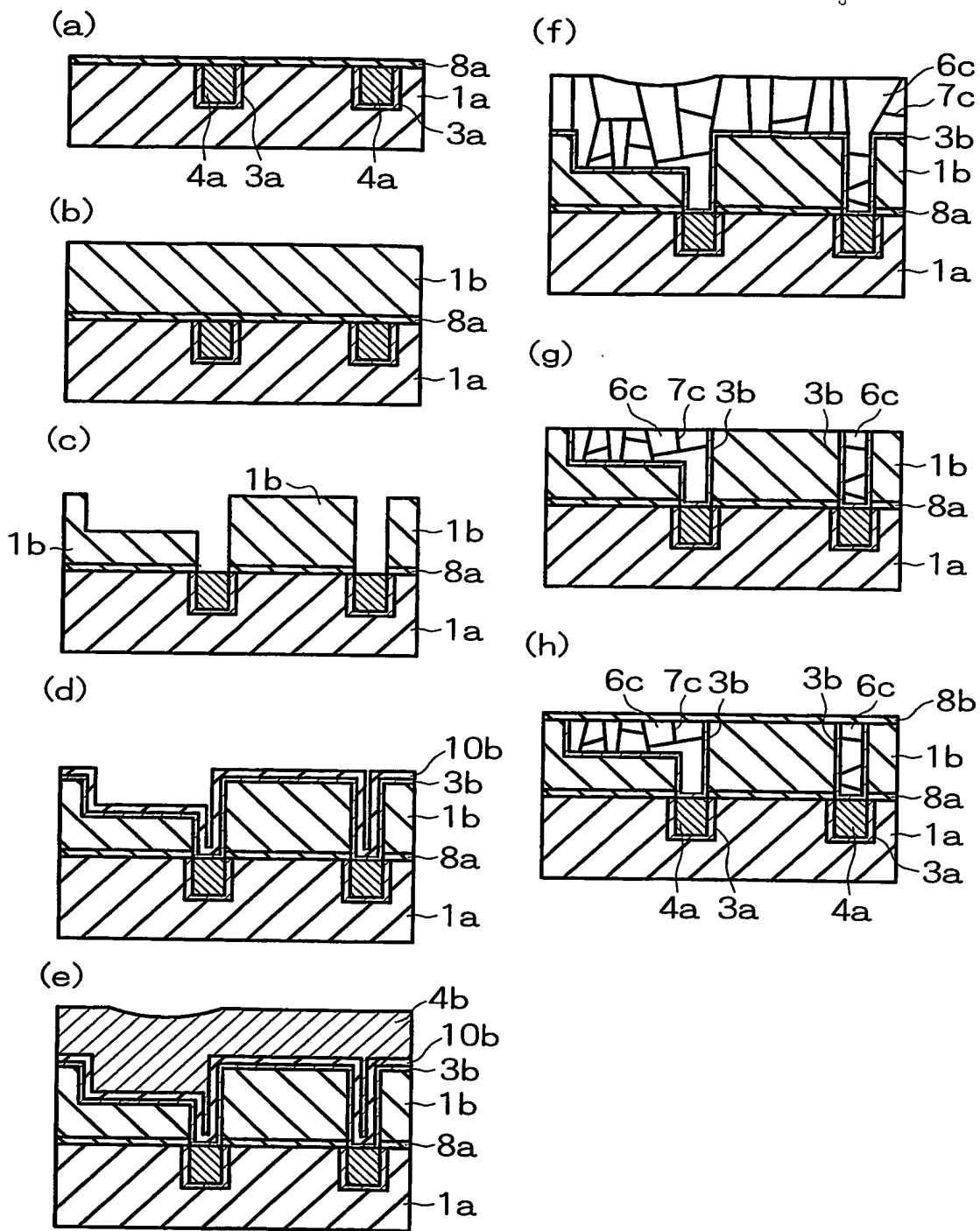
(s)



第 9 図

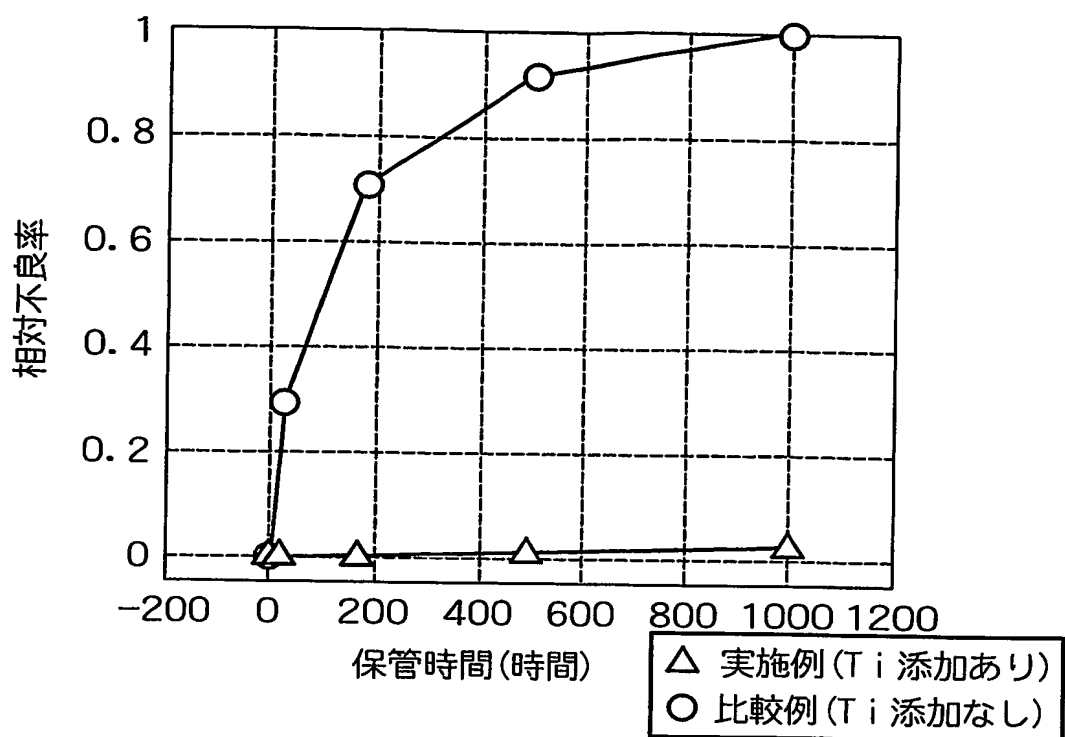


第10図

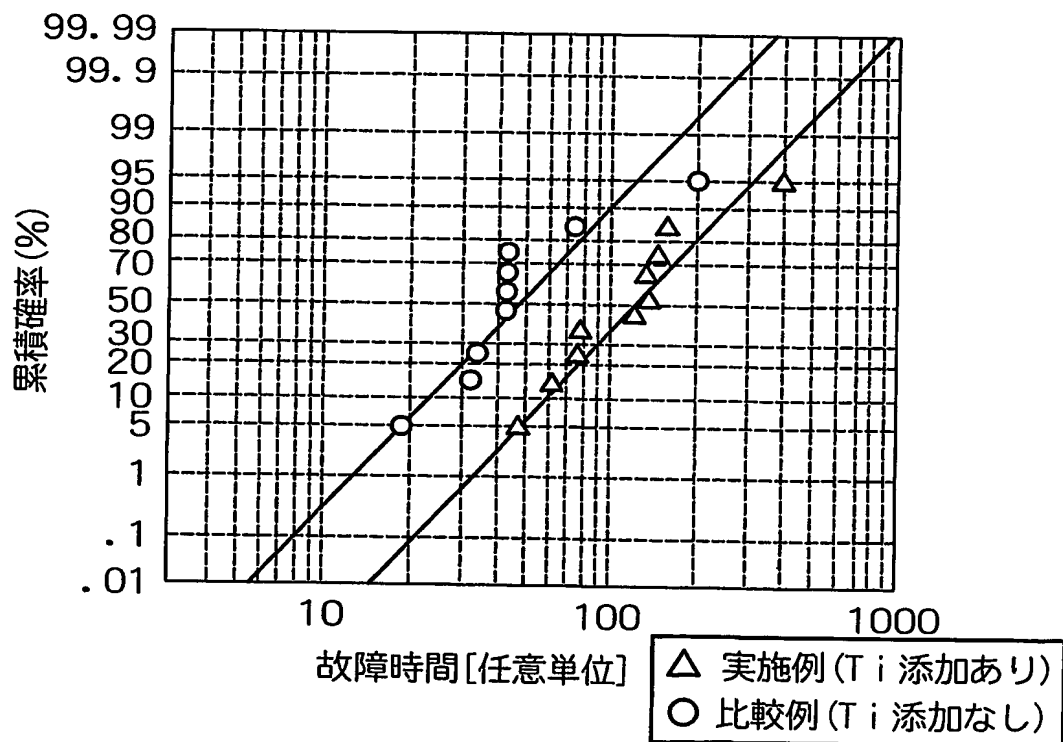


11/15

第11図

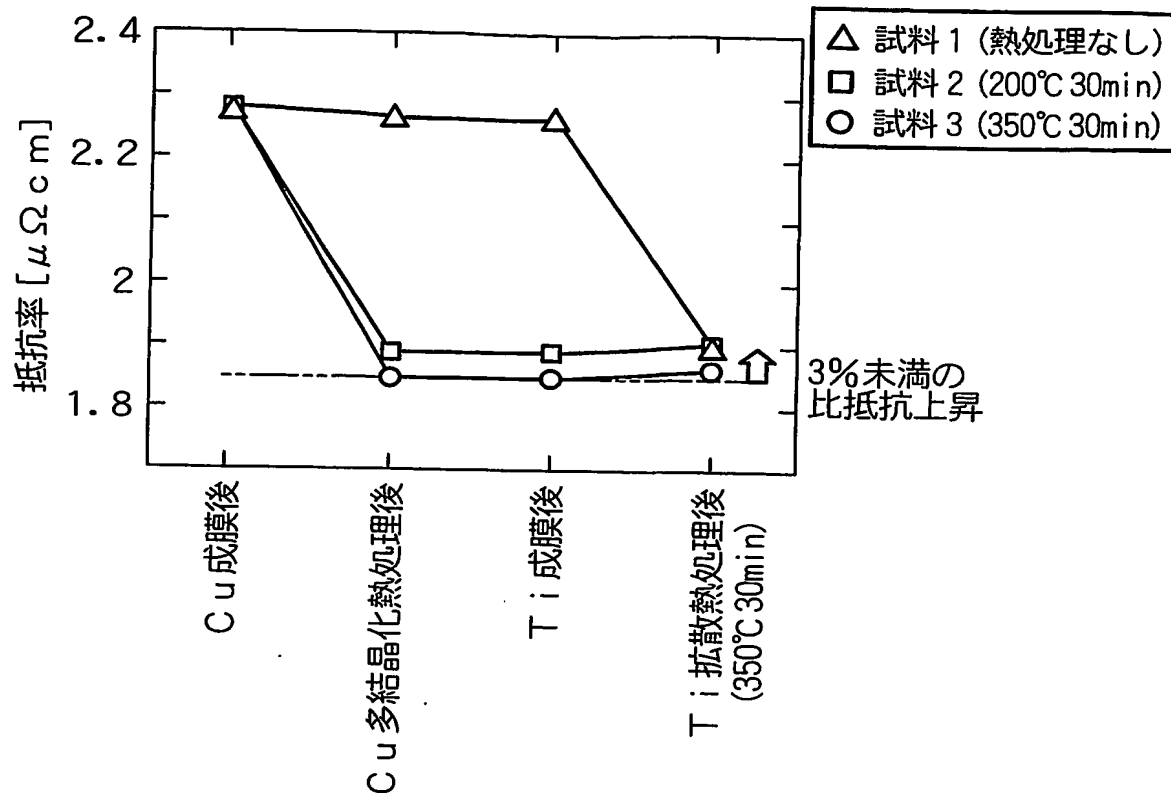


第12図

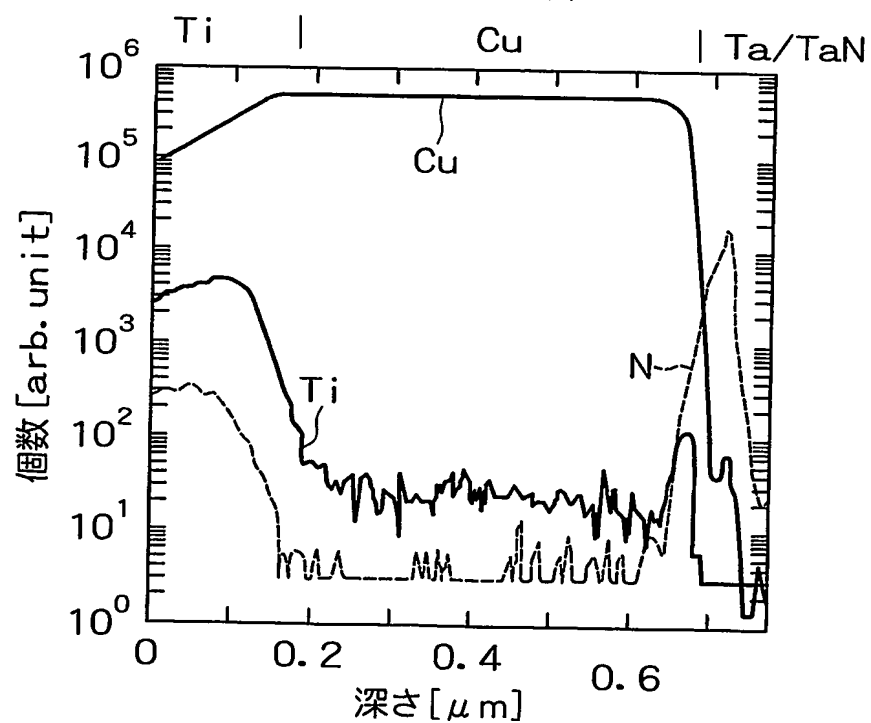


12/15

第13図

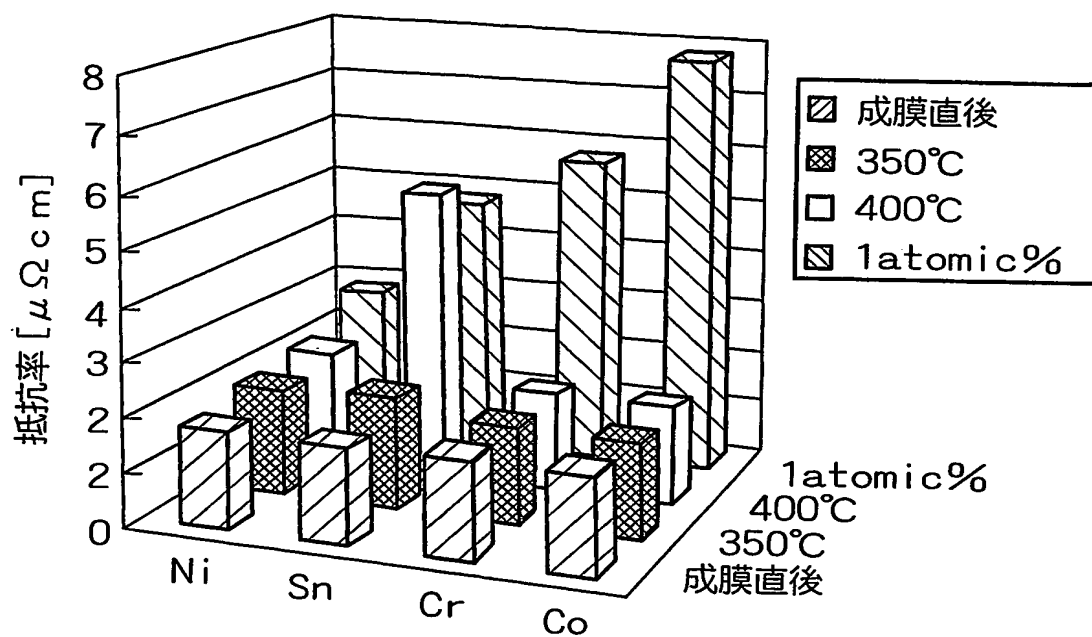


第14図



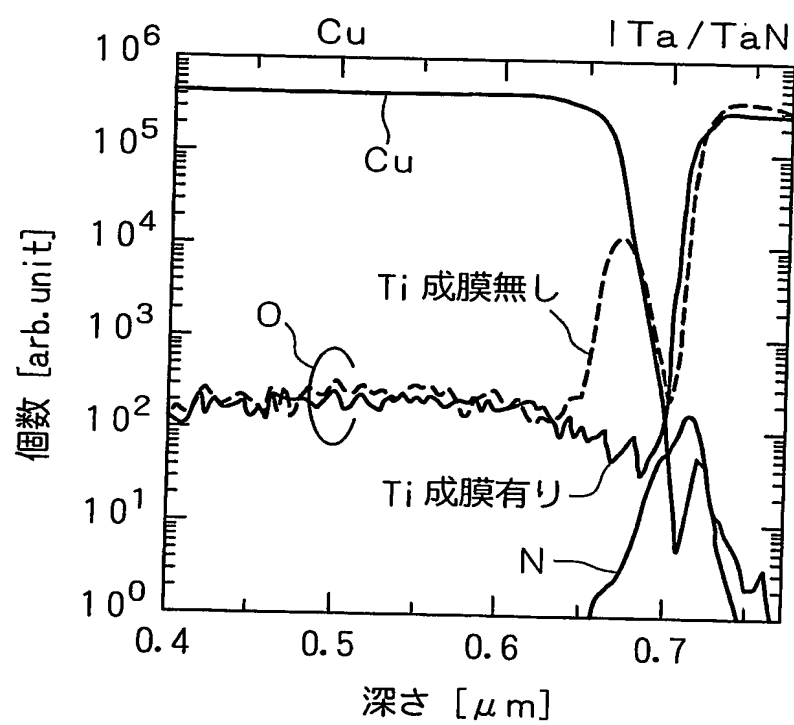
13/15

第15図

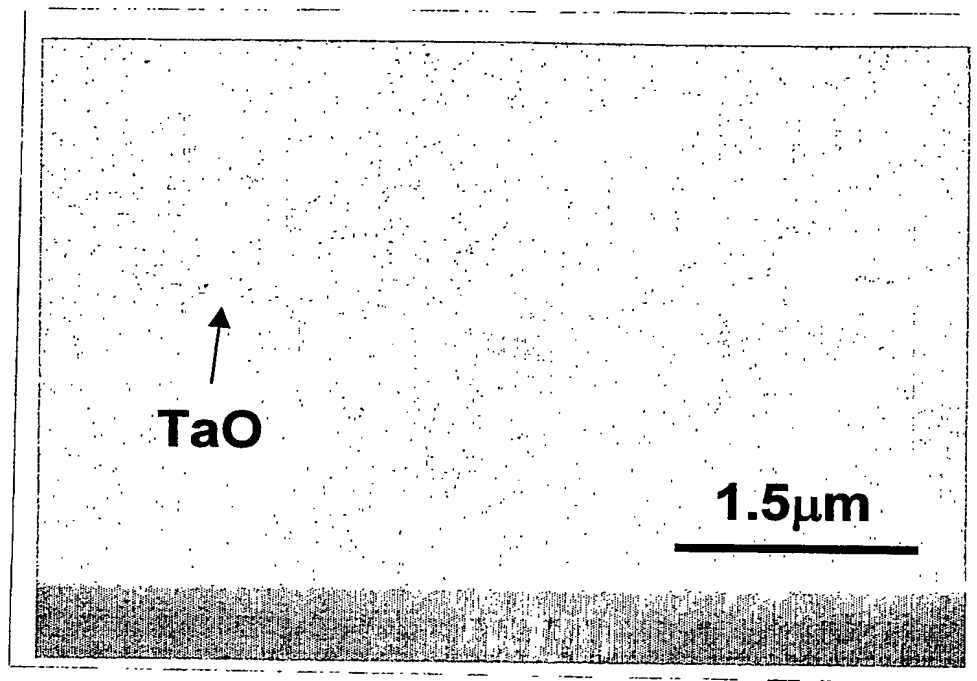


14/15

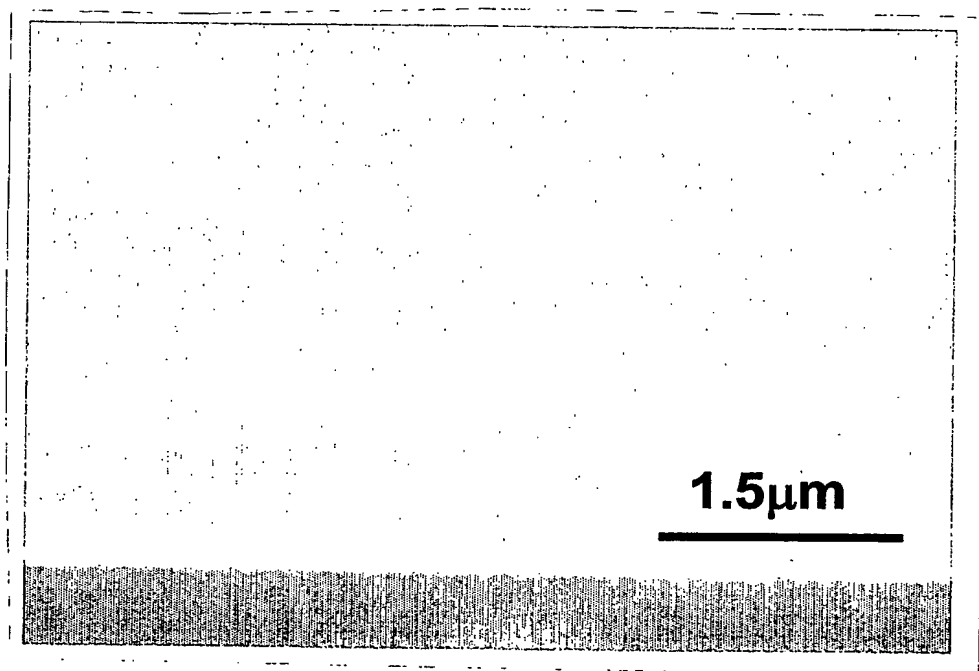
第16図



第17図



(a) Ti成膜無し



(b) Ti成膜有り

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP03/12080

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H01L21/3205, H01L21/28

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H01L21/3205, H01L21/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2003
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2-165632 A (Toshiba Corp.), 26 June, 1990 (26.06.90), Full text; Figs. 1 to 3 (Family: none)	1, 2, 3, 6 4, 5
X A	EP 751567 A2 (International Business Machines Corp.), 02 January, 1997 (02.01.97), Full text; Figs. 1 to 11 & JP 9-20942 A & US 6063506 A & US 6090710 A	1, 2, 3, 6 4, 5
X A	JP 9-64033 A (Sony Corp.), 07 March, 1997 (07.03.97), Full text; Fig. 1 (Family: none)	1, 2, 3, 6 4, 5

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family
---	--

Date of the actual completion of the international search
12 December, 2003 (12.12.03)

Date of mailing of the international search report
24 December, 2003 (24.12.03)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/12080

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 11-102909 A (Sony Corp.), 13 April, 1999 (13.04.99), Full text; Figs. 1 to 6 (Family: none)	7, 9-12, 14, 16 8, 13, 15

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01L21/3205, H01L21/28

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01L21/3205, H01L21/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2003年
日本国登録実用新案公報	1994-2003年
日本国実用新案登録公報	1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 2-165632 A (株式会社東芝)	1, 2, 3, 6
A	1990. 06. 26, 全文, 第1-3図 (ファミリーなし)	4, 5
X	EP 751567 A2 (International Business Machines Corporation)	1, 2, 3, 6
	1997. 01. 02, 全文, 第1-11図	
	& JP 9-20942 A & US 6063506 A	
A	& US 6090710 A	4, 5

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

12. 12. 03

国際調査報告の発送日

24.12.03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

長谷山 健



4M

9171

電話番号 03-3581-1101 内線 3462

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 9-64033 A (ソニー株式会社)	1, 2, 3, 6
A	1997. 03. 07, 全文, 第1図 (ファミリーなし)	4, 5
X	JP 11-102909 A (ソニー株式会社)	7, 9-12, 14, 16
A	1999. 04. 13, 全文, 第1-6図 (ファミリーなし)	8, 13, 15